



PRODUCT GUIDE

Summer 2018



東京エレクトロン デバイス

INDEX

	ページ
1 ラティスセミコンダクター社について	2
2 FPGA（フィールド・プログラマブル・ゲート・アレイ）とは	2
3 東京エレクトロンデバイスの3つの力	3
4 TED Support Web	3
5 PLD ソリューション	4
6 シリコンイメージ製品ラインアップ	5
7 デバイス概要	9
8 ECP5 FPGA ファミリ	11
9 LatticeECP3 FPGA ファミリ	12
10 MachXO3L/3LF FPGA ファミリ ,MachXO2 FPGA ファミリ	13
11 LatticeXP2 FPGA ファミリ	14
12 CrossLink FPGA ファミリ	15
13 iCE40 Ultra/UltraLite FPGA ファミリ	17
14 iCE40 LP/HX/LM FPGA ファミリ	18
15 電源管理デバイスファミリ	19
16 ispMACH4000ZE CPLD ファミリ	21
17 ispMACH4000V CPLD ファミリ	21
18 コンフィグレーション	21
19 フィールドアップグレード・ソリューション	22
20 ダウンロードケーブル	22
21 書き込みサービス	22
22 開発ツール	23
23 評価ボード	25
24 FPGA/ 電源管理デバイス /CPLD パッケージ	27
25 アートワーク例	29
INFORMATION	30

1 ラティスセミコンダクター社について

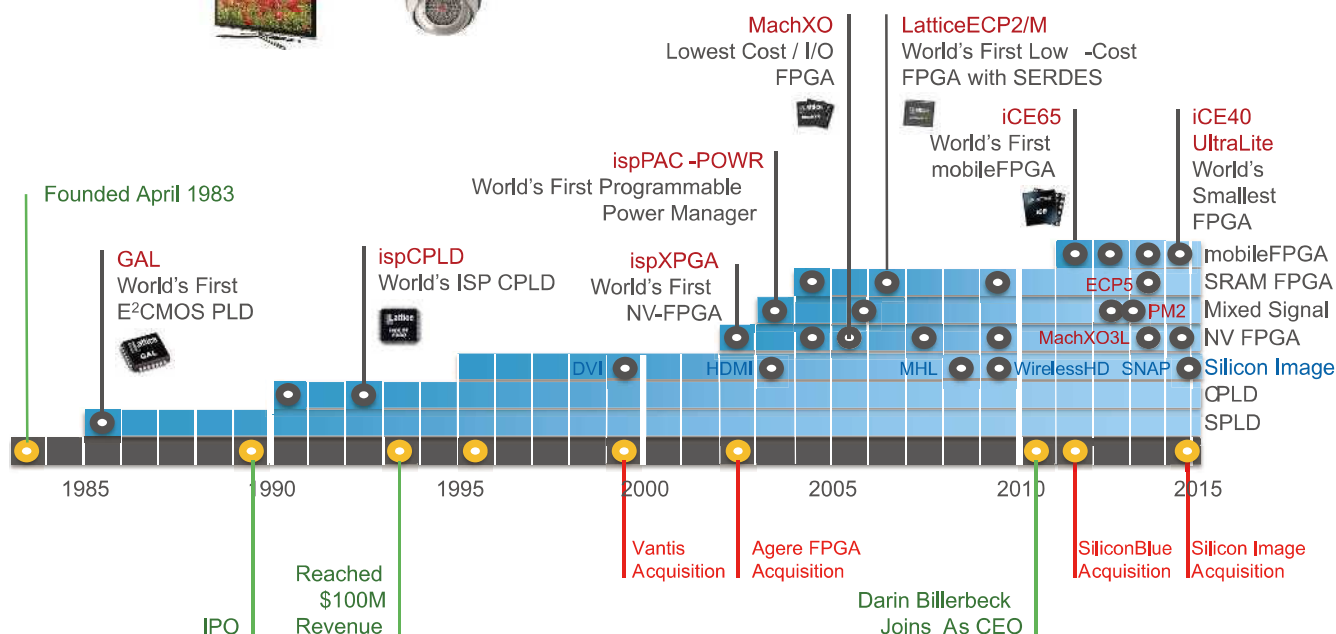
LATTICE SEMICONDUCTOR ラティスセミコンダクター社について



ラティスセミコンダクター社は、1983年に設立したファブレス半導体メーカーで、モバイル端末を中心とする民生機器市場や産業機器、通信機器など広範囲な市場に超低消費電力プログラマブル・ロジック・デバイスを多数提供する、スマートコネクティビティソリューションのグローバルリーダーです。

2011年12月にFPGA(フィールド・プログラマブル・ゲート・アレイ)メーカーのシリコンブルー・テクノロジーズ社、2015年3月には映像機器向けインタフェースICメーカーのシリコンイメージ社を取得することにより、製品ラインアップの強化をはかっています。

シリコンイメージ社が所有する映像機器向け高速映像伝送用インタフェース規格のHDMI、MHLは世界中で多数の民生機器に採用されており、業界規格の作成・推進においてリーダーシップを有しています。その他にも研究開発の成果である数々の特許を取得しており、新たな市場を築く技術革新のリーダーとして市場での優位性を発揮しています。

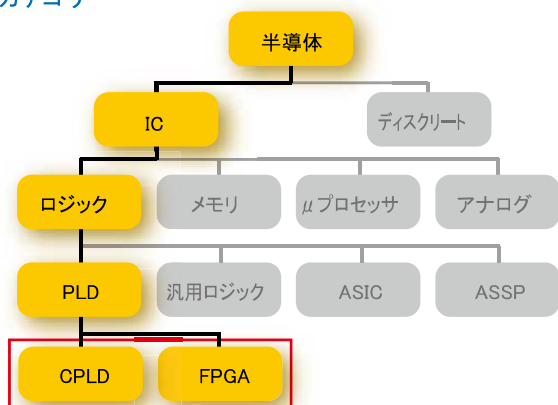


2 FPGA (フィールド・プログラマブル・ゲート・アレイ) とは

FPGA (フィールド・プログラマブル・ゲート・アレイ) は、PLD (プログラマブル・ロジック・デバイス) に分類され、プログラマブル インターコネクトを介して接続されるロジックブロックをベースにした**プログラマブルな半導体デバイス**です。

特定のデザインに応じて製作される特定回路向け集積回路 (ASIC) とは対照的に、FPGA は目的のデザインや要求機能に応じてプログラムすることができます。FPGA は、最終の設計段階でデザインを変更でき、さらに最終製品が完成して市場化された後でも変更が可能です。

カテゴリ



FPGA のメリット

● エンジニア



- ・新規格などへ素早い対応が可能
- ・いつでも設計変更が可能

● 開発責任者



- ・開発期間の短縮
- ・デバイスの製造中止リスクを低減
- ・設計資産を再利用し、品質の向上が可能

● 事業責任者



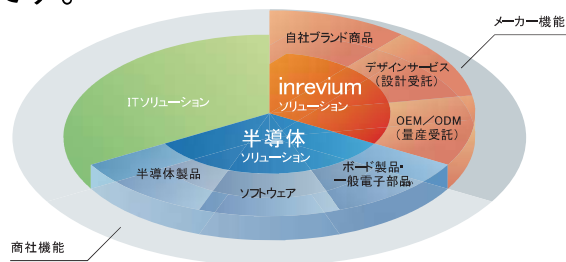
- ・開発コストの削減
- ・競合他社製品に対する明確な差別化を実施
- ・リスクの低減
- ・競合他社製品に対する明確な差別化を実施
- ・少量多品種開発の効率化



3 東京エレクトロンデバイスの3つの力

私たちが目指しているのは、NO.1 の技術商社です。

東京エレクトロンデバイスは、技術力・マーケティング力をベースに世界中から厳選した幅広い商品を、高度な技術サポートと徹底した検証による品質保証とともに提供する技術商社です。また、自社商品の開発やお客様の設計・量産支援を行うメーカー機能を持ち、商社機能だけでは実現できない開発力を生かした高付加価値なソリューション提案を行います。お客様のさまざまな課題を共有し、それを解決する最適な商品・サービスを一貫して提案することで、信頼度・顧客満足度においてのNO.1 の技術商社を目指しています。



高付加価値ソリューションで、お客様の課題を解決。

独立系商社ならではのマーケティング力を生かして、世界中から厳選した半導体などの最先端製品を、提案力・開発力・技術力を融合してタイムリーに提供します。

東京エレクトロンデバイスの3つの力



提案力

1965年から半導体の輸入販売をはじめ、業界の草分けとして半世紀に近い実績を誇ります。その間に培ってきた半導体メーカーとの太いパイプや信頼関係をマーケティングに生かし、各分野の有力メーカーから厳選した国内外約50社の商品をラインアップしています。タイムリーに入手した各メーカー製品の最新情報と自社の開発力をベースに、全国各地に展開する販売拠点から最適なお提案を行います。

開発力

inrevium

東京エレクトロンデバイスが独自に保有する技術を基盤とした商品・取り扱いメーカーの商品を活用した高付加価値商品・産学官連携の最先端商品などを開発し、自社ブランド商品として提供しています。また、開発センターにおける多数の開発実績で培った豊富な設計ノウハウと、商社ならではの情報力・調達力で、お客様のご要望にもとづくデザインサービス設計受託を行っています。

技術力

商品やアプリケーション別におくFAE(Field Application Engineer)と開発センターの開発経験を有機的に統合し、技術商社ならではの迅速できめ細やかな技術サポートを提供します。また、1985年に開設された業界最大級の規模を誇る開発センターでは、新商品の企画を行う初期の段階から、設計・開発、製造・量産、品質保証に至るすべての段階で、お客様の商品開発を一貫してサポートします。

4 TED Support Web

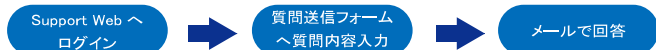
TED Support Web について

TED Support Webへご登録いただいたお客様向けに東京エレクトロンデバイスが取り扱う製品を使用し設計されるお客様へ最新の技術情報のご提供、設計手法の取得に向けたトレーニングのご登録、設計されるうえでの技術的なご質問をお受けする「設計者のためのマイページ」をご提供しております。TED Support Webをご活用ください。

ご提供コンテンツ

技術ホットライン*

「解らない」をスピーディーに解決。質問・回答のステータス確認と履歴検索が可能。



技術マニュアルの閲覧*

導入ガイド、リファレンスデザインなど東京エレクトロンデバイスが制作したオリジナルマニュアル（日本語）を提供。

トレーニング・セミナーの登録

ラティスセミコンダクター社では、定期的にセミナーを開催しております。開催日、開催場所などのスケジュールを公開。東京エレクトロンデバイス主催のトレーニング、セミナーの受講登録や過去の受講履歴及び受講コースのテキストダウンロードが可能。

情報配信

ラティスセミコンダクター社をはじめ、東京エレクトロンデバイス取扱い製品の中から必要な製品のみを受信可能。

ご登録

東京エレクトロンデバイス Web サイトの「TED Support Web」アカウント作成よりご登録ください

詳細はこちらから

<http://www.teldevice.co.jp/product/lattice/related.php>

※TED Support Web は法人様向けサービスとさせていただきます。ご担当の販売代理店によりご提供するコンテンツが異なります。また、個人での登録や競合他社様のご登録はお断りさせていただく場合がございます。ご了承ください。

* TED より製品をご購入のお客様限定コンテンツとなります

当社の開発ビジネスでは、お客様の委託によりプログラマブルデバイスや評価プラットフォームなどのシステム設計・開発を支援する inrevium 設計 / 量産受託（デザインマニファクチャリングサービス：DMS）と市場ニーズに応えて自社の持つ情報・技術・サービスを商品化した inrevium プロダクト（自社ブランド商品）を提供しています。

6 シリコンイメージ製品ラインアップ



シリコンイメージ社は、モバイル、コンシューマ・エレクトロニクス、及び PC 市場向けのマルチメディア接続ソリューションとサービスの大手企業です。家庭用、業務用、および携帯用の幅広い機器間の接続を実現する先進的な技術と業界標準を開発しています。

シリコンイメージ社は大成を収めた HDMI®、DVI™、及び MHL® 規格の策定を主導し、WirelessHD® 規格を推進する原動力となっています。また、シリコンイメージ社は、シンプレイラボ社を介し、包括的な規格相互運用性及びコンプライアンス試験サービスを製造企業に提供しています。

2015 年 3 月に、ラティセセミコンダクター社はシリコンイメージ社を買収しました。

ポート・プロセッサ製品



ポート・プロセッサ製品は、入力、出力、スイッチング、認証、及び関連する接続機能を統合しており、これによりテレビのセントラル・プロセッサをビデオ・デコーディング及びビデオ・プロセス機能に集中させることができます。

ポート・プロセッサ ファミリー

Port Processors	SI9777	SI9679	SI9687A	SI9589-3	SI9589	SI9587-3	SI9587
HDMI Input	4 (HDMI2)	1	4	5	5	4	4
MHL Input	2 (MHL3)	1 (MHL3)	1 (MHL2)	1 (MHL1)	1 (MHL1)	1 (MHL1)	1 (MHL1)
HDMI Output	3	1	1	1	1	1	1
InstaPort	—	—	InstaPrevu™	InstaPort™ S	InstaPort™ S	InstaPort™ S	InstaPort™ S
ARC (Audio Return Channel)	●	—	●	●	●	●	●
Max HDMI Resolution	4k/60Hz	4k/30Hz	4k/30Hz	4k/30Hz	1080p/60Hz 12bit color depth	4k/30Hz	1080p/60Hz 12bit color depth
Max MHL Resolution	4k/30Hz	4k/30Hz	1080p/60Hz	1080p/30Hz	1080p/30Hz	1080p/30Hz	1080p/30Hz
HDCP 1.x Rx	●	●	●	●	●	●	●
HDCP 2.2 Rx	●	●	—	—	—	—	—
CEC Support	—	—	—	—	—	—	—
Audio Extraction	●	—	—	—	—	—	—
Integrated MCU	●	●	—	—	—	—	—
Integrated NVRAM EDID for HDMI and VGA Port	—	—	●	●	●	●	●
Package Size	208-pin QFP	76-pin QFN	76-pin QFN	100-pin QFP	100-pin QFP	100-pin QFP	100-pin QFP

AVR 向け ポート・プロセッサ ファミリー

Port Processors (For AVR)	SI9575	SI9573	SI9535	SI9533
HDMI Input	6	6	4	3
MHL Input	1 (MHL1)	1 (MHL1)	1 (MHL1)	1 (MHL1)
HDMI Output	2	2	1	1
InstaPort	InstaPrevu™	InstaPrevu™	InstaPort™ S	InstaPort™ S
ARC (Audio Return Channel)	●	●	●	●
Max HDMI Resolution	4k/60Hz 4:2:0	4k/60Hz 4:2:0	4k/60Hz 4:2:0	4k/60Hz 4:2:0
Max MHL Resolution	1080p/30Hz	1080p/30Hz	1080p/60Hz	1080p/60Hz
HDCP 1.x Rx / Tx repeater	●	●	●	●
CEC Support	2	2	1	1
Audio Extraction	●	●	●	●
Matrix Switch	●	—	—	—
Integrated MCU	—	—	—	—
Integrated NVRAM EDID for HDMI and VGA Port	●	●	●	●
Package Size	176-pin QFP	176-pin QFP	100-pin QFP	88-pin QFN

HDMI 製品



高解像度マルチメディア・インターフェース® (HDMI) 技術は、高解像度テレビのホームシアター機器、PC、ブルーレイ・プレーヤーへの接続におけるグローバル・スタンダードです。これにより、非圧縮の高解像度ビデオ、マルチチャンネル・サラウンド・オーディオ、及びインテリジェント・システム制御データを単一ケーブルで高速インターフェースに組み合わせ、非常にクリアなデジタル品質を提供することが可能です。HDMI の設立者及びその技術の主要アーキテクトであるシリコンイメージ社は、HDMI 規格を開発・推進する上で業界をリードしてきました。そして、これは 1,200 を超えるメーカーによりライセンスされ、世界中で 10 億以上に及ぶコンシューマー製品に展開されています。

HDMI Receivers	SI9233A	SI9127A	SI1127A	SI9293A
HDMI Inputs	4	2	2	1 (or MHL)
RGB Output, YCbCr Output	●	●	●	●
Display Interface	36bit	36bit	36bit	24bit
Max HDMI Resolution	1080p/60Hz 36bit (12bit/color)	1080p/60Hz 36bit (12bit/color)	1080p/60Hz 36bit (12bit/color)	1080p/60Hz
3D Support	●	●	●	●
RGB, YCbCr Color space conversion	●	●	●	●
HDCP Decryption, HDCP BIST and Pre-programmed HDCP Keys	●	●	—	●
Integrated NVRAM EDID	4	2	2	—
Dolby® TrueHD, DTS-HD SACD and DVD-audio	●	—	—	—
4x I ² S and SACD DSD Outputs	●	—	—	—
DVD-Audio	2/6/8-ch, 32-192kHz	—	—	—
Slave I ² C Interface	●	●	●	●
Auto Video/Audio Mode Detection	●	●	●	●
Package Size	144-pin TQFP	128-pin TQFP	128-pin TQFP	72-pin QFN

HDMI Transmitters	SiI9334	SiI9136-3	SiI1136	SiI9136	SiI9022A	SiI9024A
RGB Input, YCbCr Input	up to 48bit	up to 48bit	up to 48bit	up to 48bit	up to 24bit/16bit	up to 24bit/16bit
HDMI Output	1	1	1	1	1	1
Video Resolution	1080p/30Hz, 48bit (16bit/color) 1080p/60Hz, 36bit (12bit/color)	4k/60Hz 4:2:0	4k/60Hz 4:2:0	1080p/30Hz, 48bit (16bit/color) 1080p/60Hz, 36 bit (12bit/color)	1080p/60Hz	1080p/60Hz
3D Support	●	●	●	●	1080p/30Hz	1080p/30Hz
ARC (Audio Return Channel)	●	—	—	—	—	—
HEC (HDMI Ethernet Channel)	●	—	—	—	—	—
HDCP Encryption, HDCP BJST and Pre-programmed HDCP Keys	●	●	—	●	—	●
S/PIF Compressed Audio	●	●	●	●	●	●
Dolby® TrueHD, DTS-HD, SACD and DVD-audio	●	●	●	●	—	—
8-ch I ² S Interface @ 192kHz	●	●	●	●	●	●
DDC Master I ² C Interface	●	●	●	●	●	●
DE Generator	●	●	●	●	●	●
Package Size	100-pin TQFP	100-pin TQFP	100-pin TQFP	100-pin TQFP	81-pin BGA / 49-pin BGA / 72-pin QFN	81-pin BGA / 49-pin BGA / 72-pin QFN

MHL 製品



MHL® 技術を用いると、テレビ、モニター、プロジェクター、自動車ダッシュボード用ディスプレイ、及びその他の製品の急速に拡大しつつあるエコシステムにスマートフォン、タブレットやその他のモバイル機器を接続できます。MHL 技術は、ノキア、サムスン、ソニー及び東芝とともに MHL コンソーシアムを設立したシリコンイメージ社により開発されたもので、超高解像度ビデオと没入型オーディオをモバイル機器に配信すると同時に電力も供給できます。MHL は 1 本の細いケーブルを介してオーディオ、ビデオ、データの送信と電源供給を行います。

MHL Transmitters	SiI8620	SiI8558	SiI8348	SiI8246
MHL1 output support	●	●	●	●
MHL2 output support	●	●	●	●
MHL3 output support	●	—	—	—
Video Resolution	4k/30Hz	1080p/60Hz	1080p/60Hz	1080p/30Hz
HDCP 1.x encryption	●	●	●	—
HDCP 2.2 encryption	●	—	—	—
Integrated USB / MHL switch	—	●	●	—
Parallel RGB Input, YCbCr Input	—	—	●	—
HDMI input	●	●	—	●
HDCP decrypt support	●	—	—	—
MIP-DSI input	—	—	—	—
SPDIF input	—	—	●	—
8-ch I ² S Interface @ 192kHz	—	—	2-ch I ² S @192kHz, 8-ch TDM	—
EDID data buffer	●	●	—	—
Package Size	64-pin VFBGA	64-pin VFBGA	64-pin VFBGA	49-pin VFBGA

MHL Transmitters	SiI8240	SiI8334	SiI8332	SiI8352	SiI8356
MHL1 output support	●	●	●	●	●
MHL2 output support	●	—	—	—	—
MHL3 output support	—	—	—	—	—
Video Resolution	1080p/60Hz	1080p/30Hz	1080p/30Hz	720p/60Hz (scaled up from 480p/576p)	720p/60Hz (scaled up from 480p/576p)
HDCP 1.x encryption	●	—	●	—	—
HDCP 2.2 encryption	—	—	—	—	—
Integrated USB / MHL switch	—	● (ID pin only)	● (ID pin only)	●	● (ID pin only)
Parallel RGB Input, YCbCr Input	—	—	—	●	—
HDMI input	●	●	—	—	—
HDCP decrypt support	—	—	—	—	—
MIP-DSI input	—	—	●	—	●
SPDIF input	—	—	●	●	●
8-ch I ² S Interface @ 192kHz	—	—	4-ch I ² S, 8-ch TDM	2-ch I ² S @192kHz, 8-ch TDM	2-ch I ² S @192kHz, 8-ch TDM
EDID data buffer	●	—	—	—	—
Package Size	49-pin VFBGA	49-pin VFBGA	49-pin VFBGA	64-pin VFBGA	49-pin VFBGA

MHL dongle	SiI9394	SiI9617	SiI1292A
HDMI Input	1	2	1
MHL Input	1 (MHL-3)	1 (MHL-2)	1 (MHL-1)
HDMI Output	1	1	1
InstaPort	—	—	—
ARC (Audio Return Channel)	—	●	—
Max HDMI Resolution	4k/30Hz	4k/30Hz	1080p/60Hz
Max MHL Resolution	4k/30Hz	1080p/60Hz	1080p/30Hz
HDCP 1.x Rx	●	●	—
HDCP 2.2 Rx	●	—	—
CEC Support	●	—	●
Audio Extraction	●	—	—
Integrated MCU	●	—	—
Integrated NVRAM EDID for HDMI and VGA Port	—	●	●
Package Size	76-pin QFN	76-pin QFN	40-pin QFN

6 シリコンイメージ製品ラインアップ

アナログ HDMI/MHL コンバーター製品



シリコンイメージ社のアナログ HDMI/MHL コンバーターは、アナログ・ソースを HDMI または MHL 対応の DTV に表示することができるアダプター・ソリューションを提供します。

この新しいアダプターを使用すると、消費者はアナログ出力の従来型の VCR、DVD プレーヤー、ビデオカメラ、セットトップ・ボックス、及びゲーム・コンソールのコンテンツを 4K UHD テレビなど最新の HDMI または MHL 対応ディスプレイで楽しむことができます。

Analog Front End	SII8784	SII8788
Component Input	●	●
Composit Input	●	●
D-Terminal input	●	—
RGB graphics (VGA) input	●	—
SCART with Fast Blanking input	●	—
Parallel Output	—	24bit
CVBS Output	●	●
HDMI Output	●	—
MHL Output	●	—
Max HDMI Resolution	1080p/60Hz	—
Max MHL Resolution	1080p/60Hz	—
HDCP 1.x Encryption	●	—
HDCP 2.2 Encryption	—	—
SPDIF Input	●	—
I ² S Input	●	—
Package Size	88-pin QFN	88-pin QFN

NDA について

このたび、次の製品についてはデータシートのご提供に NDA が必要なくなりました。ラティス社 WEB サイトからダウンロードが可能です。

SIL1127A	SIL9127A	SII9587CNUC	SII9587CNUC-3	SII9589CTUC	SII9589CTUC-3
SII8784CNUC	SII8788CNUC	SII1136CTU	SII9136CTU	SII9136CTU-3	
SII9233ACTU-C	SII9334CTU	SII9533CNUC	SII9535CTUC	SII9573CTUC	
SII9575CTUC	SII9612CNUC	SII9616CTUC			

USB Type-C



USB Type-C 対応機器の市場投入期間を短縮

最近発表された USB Type-C コネクタは、機器メーカーとユーザの両者にとって素晴らしいニュースです。ロバストな機械的及び電気的特性により、メーカー使い易く、耐久性があり、高い性能を提供する製品を開発することができます。USB 3.1 SuperSpeed インターフェイスにはいくつかの新機能も追加され、まったく新しいクラスの製品の基盤となります。

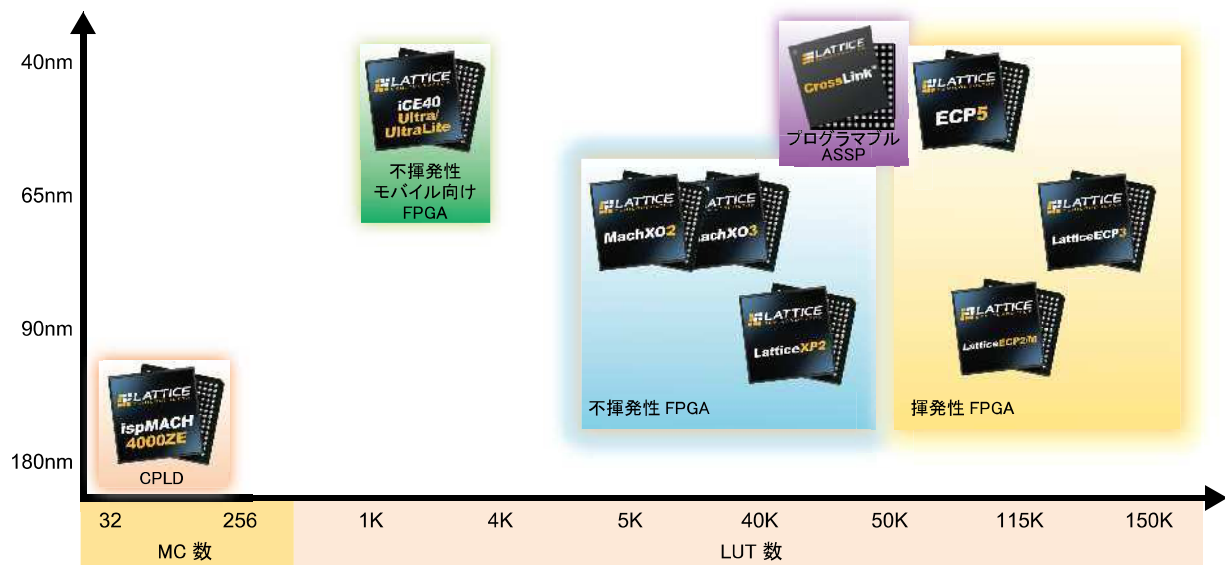
ラティスの USB Type-C ソリューションの特長

1. 最大 100W の急速充電
2. 最大 10Gbps の高速ダウンロード
3. 小型のリバーシブル・コネクタ
4. ビデオも可能な柔軟なモード
5. 柔軟なベンダ定義モード

Part	Function	SuperSeed Switch	Video Switch	Package		USB Type-C Compliance
SI7014	CC/PD PHY	—	Display port Auxiliary Channel	QFN24	3 x 3 mm	v1.1
SI7024	CC/PD PHY	YES	—	QFN24	4 x 4 mm	v1.1
SI7033	CC/PD PHY	YES	MHL DisplayPort x1 and x2	BGA36	3 x 3 mm	v1.1
UC110	CC/PD Full STACK	—	—	QFN48	7 x 7 mm	v1.1
UC120	CC/PD PHY	—	—	WL CSP36	2.08 x 2.08 mm	v1.1
UC140	CC/PD Full STACK	—	—	BGA81	4 x 4 mm	v1.1

7 デバイス概要

ラティスセミコンダクター社 製品イメージ



FPGA



ECP シリーズ (P.11 ~ P.12)

ECP シリーズは、ラティスセミコンダクター社の製品群の中でアクセラレーション、コプロセッサに位置づけられた FPGA です。
ASIC / ASSP の低コストのコンパニオンチップとして、また低消費電力かつ高集積を生かした各種イメージセンサとの直接インターフェイス (MIPI CSI-2、sub-LVDS、HiSPi、パラレル) により高性能ワイドダイナミックレンジ及びその他の画像処理機能の実現を可能にします。



MachXO & LatticeXP シリーズ (P.13 ~ P.14)

低消費電力、小パッケージを実現した不揮発メモリ搭載の小規模 FPGA です。外部コンフィグレーションメモリ不要、MachXO シリーズは単一電源動作可能といった特徴があり、あらゆるアプリケーションへの適用をご検討いただくことができます。



CROSSLINK™ シリーズ (P.15 ~ P.16)

CrossLink ソリューションは、モバイルアプリケーションプロセッサや画像センサ、ディスプレイ間のインターフェイスのミスマッチを解消する、業界初のプログラマブルブリッジデバイスです。
バーチャルリアリティ (VR) ヘッドセットやドローン、スマートフォン、タブレット、カメラ、ウェアラブルデバイス、ヒューマン・マシン・インターフェイス (HMI) などさまざまなデバイスに最適なソリューションとなっています。



ice シリーズ (P.17 ~ P.18)

ice シリーズは、ラティスセミコンダクター社の製品群の中でモバイル用途向けに最も小さい消費電力、パッケージサイズを実現した小規模 FPGA です。消費電力・BOM コスト・サイズを低減する一方、製品のアップグレードや既存製品にまったく新しい機能の追加を可能にします。

製品セクション

	CrossLink シリーズ	iCE シリーズ					MachXO & Lattice XP シリーズ				ECP シリーズ	
	CrossLink	iCE40 Ultra	iCE40 UltraLite	iCE40LM	iCE40LP	iCE40 HX	MachXO3LF	MachXO3L	MachXO2	LatticeXP2	ECP5	LatticeECP3
アプリケーション												
アクセラレーション & コプロセッシング	△	○	○	○	○	○	○	○	○	○	◎	◎
ブリッジ & インターフェイス	◎	○	○	○	○	○	◎	◎	◎	◎	○	○
モバイル & ポータブル	◎	◎	◎	◎	◎	◎	○	○	○	○	○	○
車載対応	○	×	×	×	×	×	×	×	×	○	×	○
消費電力と電源とコンフィグレーション												
消費電力	◎	◎	◎	◎	◎	◎	○	○	○	○	○	○
最小電源系統	2	2	2	2	2	2	1	1	1	2	2	2
内蔵コンフィグレーションメモリ *1	○	○	○	×	○	○	◎	○	◎	◎	×	×
パッケージと SERDES と I/O												
最小パッケージサイズ (単位 : mm)	2.5x2.5	2.078x2.078	1.40x1.48	1.71x1.71	1.409x1.409	7x7	2.5x2.5	2.5x2.5	2.5x2.5	8x8	10x10	10x10
I/O 数	17 ~ 37	26 ~ 39	10 ~ 26	18 ~ 37	10 ~ 178	72 ~ 206	28 ~ 384	28 ~ 384	18 ~ 334	86 ~ 540	118 ~ 365	116 ~ 586
LVDS	○	×	×	×	○	○	○	○	○	○	○	○
MIPI (D-PHY)	◎	×	×	×	×	×	○	○	○	×	○	○
高速シリアル I/O (max : 3.2Gbps)	×	×	×	×	×	×	×	×	×	×	○	○
PCIe Gen1	×	×	×	×	×	×	×	×	×	×	○	○
デバイス												
LUT 数	5936	1100 ~ 3520	640 ~ 1248	1100 ~ 3520	384 ~ 7680	1280 ~ 7680	640 ~ 6900	640 ~ 9400	256 ~ 9400	5000 ~ 40000	24000 ~ 84000	17000 ~ 149000
最大ブロック RAM 容量	180Kb	80Kb	56Kb	80Kb	128Kb	128Kb	240Kb	432Kb	432Kb	885Kb	3744Kb	6850Kb
DSP or 乗算器	×	○	×	×	×	×	×	×	×	○	○	○
メモリコントローラ *2	×	×	×	×	×	×	×	×	○	○	○	○
I ² C	○	○	○	○	×	×	○	○	○	×	×	×
SPI	×	○	×	○	×	×	○	○	○	×	×	×
PWM 生成器	×	○	○	×	×	×	○	○	○	×	×	×
内蔵オシレータ / ストロープ *3	○	○	○	○	×	×	○	○	○	○	○	○

*1 : 書き込み回数は、XO3LF/XO2/XP2 は 10 万回、XO3L は 2 回、それ以外は 1 回

*2 : ソフト IP(有償)にて提供

*3 : iCE40LM はストローブ。その他デバイスはオシレータを内蔵

CPLD



Mach4000 シリーズ

P.21

高性能 ispMACH4000 ファミリーは高速 CPLD ソリューションを提供しており

ispMACH4000V は 3.3V の動作電圧に対応しています。

ispMACH4000ZE ファミリーは、ispMACH4000V をさらに低消費電力化を実現した

後継デバイスとなり、スタンバイ電流がわずか 10uA(typ.) からの超小型パッケージです。

ispMACH4000V および ispMACH4000Z シリーズは車載グレード対応品も用意しております。

電源管理



Power Manager II & Platform Manager 2 シリーズ

P.19 ~ P.20

電源シーケンスの制御、電圧の監視、過電圧 / 低電圧の検出が可能です。

また、電源故障のログ取得、緊急シャットダウンや高速ディスチャージ機能も

設けておりシステムの信頼性を向上させることができます。

Platform Manager 2 は電流測定、温度モニター、ファンコントロールが可能です。

8 ECP5 FPGA ファミリー



コスト最適化されたアーキテクチャ

- ASIC や ASSP との接続を低コストで実現することに焦点
デバイスとして配線リソースの最適化

低電力消費

- SERDES 使用デザインでも PCIe x1 が 0.25W 以下、そして PCIe x4 が 0.5W 以下と、スタティックとダイナミック共に低消費電力化

- 40nm プロセス FPGA 製品
- コア電源：1.1V
- Vccaux 電源：2.5V
- I/O 電源：1.2/1.5/1.8/2.5/3.3V
- 動作温度範囲：C/0 ~ 85°C I/-40 ~ 100°C

	ECP5 FPGA ファミリー						
	LFE5UM-25 LFE5UM5G-25	LFE5UM-45 LFE5UM5G-45	LFE5UM-85 LFE5UM5G-85	LFE5U-12	LFE5U-25	LFE5U-45	LFE5U-85
LUT 数 (K)	24	44	84	12	24	44	84
ブロック RAM 数 (18Kb/ブロック)	56	108	208	32	56	108	208
ブロック RAM サイズ (Kb)	1,008	1,944	3,744	576	1,008	1,944	3,744
分散 RAM サイズ (Kb)	194	351	669	97	194	351	669
18 X 18 乗算器数	28	72	156	28	28	72	156
SERDES 数 (Dual/Channels)	1/2	2/4	2/4	0	0	0	0
SERDES Max レート	3.2 Gb/s (ECP5), 5.0Gb/s (ECP5-5G)			-	-	-	-
PLL/DLL 数	2/2	4/4	4/4	2/2	2/2	4/4	4/4
DDR サポート	DDR2, DDR3, LPDDR2, LPDDR3						
不揮発性コンフィグレーションメモリ	No						
スピードグレード	-8(Fastest), -7, -6(Slowest)						
製品グレード	C, I						
コンフィグレーションビット数 (推奨 SPI Flash サイズ) (Mbit)	5.42 (8)	9.74 (16)	18.35 (32)	5.42 (8)	5.42 (8)	9.74 (16)	18.35 (32)
パッケージ	SERDES チャンネル数 / I/O 数						
285 csBGA (MG285)	10x10mm	0.5mm ピッチ BGA	2/118	2/118	2/118	0/118	0/118
256 caBGA (BG256)	14x14mm	0.5mm ピッチ BGA				0/197	0/197
381 caBGA (BG381)	17x17mm		2/197	4/203	4/205	0/197	0/203
554 caBGA (BG554)	23x23mm	0.8mm ピッチ BGA		4/259	4/259	0/245	0/259
756 caBGA (BG756)	27x27mm			4/365			0/365

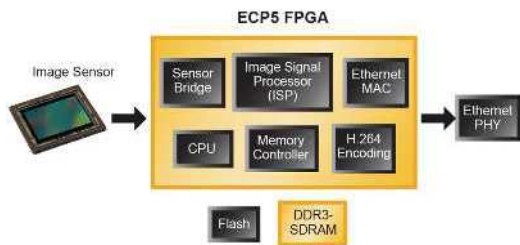
本資料は "Data Sheet FPGA-DS-02012 Version 1.9, March 2018" を基に作成しています。デバイス選定の際は最新データシートをご確認ください。

※オートモーティブ品は一部のパッケージのみ提供のため、デバイス選択の際は担当営業までお問い合わせください。

採用事例

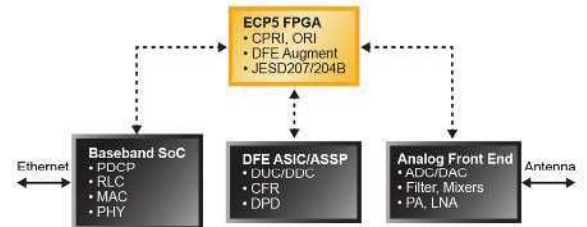
スモールセル基地局向け低コストのコネクティビティ

- CPRI 等デジタル・フロントエンドの柔軟なインターフェイス
- マルチキャリア DUC/DDC 及び CFR などのピコセルにおける DFE 補助機能
- LVDS、JESD207、JESD204B 等アナログ・フロントエンドの柔軟なインターフェイス・オプション



産業用ビデオカメラに低消費電力で機能集積

- 各種イメージセンサと直接インターフェイス (MIPI CSI-2, sub-LVDS, HiSPi, パラレル)
- ブロックメモリ及び DSP マクロによる高性能 WDR (Wide Dynamic Range) 及びその他の画像信号処理の実装
- 高速 SERDES、LVDS、PCIe、GigE 等の柔軟なビデオ・インターフェイス用オプション

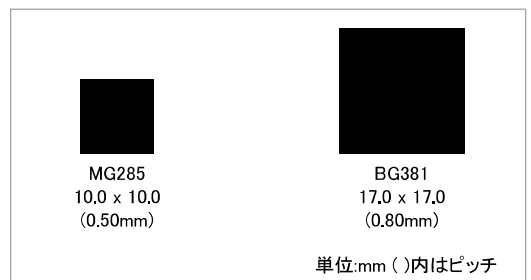


ドキュメント

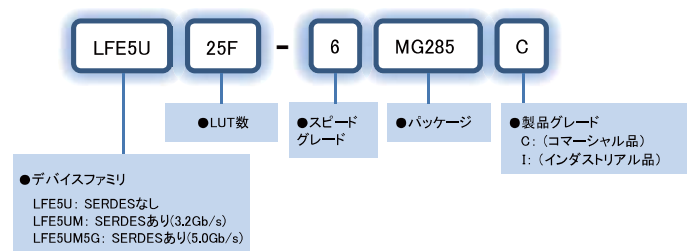
データシート	
FPGA-DS-02012	ECP5 ファミリー・データシート
アプリケーションノート	
TN1260	sysCONFIG ユーザガイド
TN1269	ハードウェア・チェックリスト
TN1263	sysCLOCK PLL/DLL デザインとユーザガイド
TN1261	SERDES/PCS ユーザガイド

* その他の ECP5 製品の資料は、以下のラティセセミコンダクター社のホームページをご参照ください。
<http://www.latticesemi.com/en/Products/FPGAandCPLD/ECP5.aspx>

パッケージ原寸大



オーダリング・インフォメーション



9 LatticeECP3 FPGA ファミリー



優れた連携機能の FPGA

- 適切なプロトコルに対応する SERDES、必要なインターフェイスを持つ I/O システムの接続性と拡張性の全てのニーズを満たします

- 65nm プロセス FPGA 製品
- コア電源 : 1.2V
- VCCAUX 電源 : 3.3V
- I/O 電源 : 1.2/1.5/1.8/2.5/3.3V
- 動作温度範囲 : C/0 ~ 85°C I/-40 ~ 100°C E/-40 ~ 125°C

			LatticeECP3 FPGA ファミリ				
			ECP3-17	ECP3-35	ECP3-70	ECP3-95	ECP3-150
LUT 数 (K)			17	33	67	92	149
ブロック RAM 数 (18Kb/ ブロック)			38	72	240	240	372
ブロック RAM サイズ (Kb)			700	1,327	4,420	4,420	6,850
分散 RAM サイズ (Kb)			36	68	145	188	303
18 X 18 乗算器数			24	64	128	128	320
SERDES 数			4	4	12	12	16
SERDES Max レート			3.2Gbps				
PLL/DLL 数			2/2	4/2	10/2	10/2	10/2
DDR サポート			DDR3, DDR2, DDR				
不揮発性コンフィグレーションメモリ			No				
スピードグレード *1			-8(Fastest), -7, -6(Slowest)				
製品グレード			C, I, E		C, I		
パッケージ			SERDES チャンネル数 / I/O 数				
328 csBGA (MG328)	10×10mm	0.5mm ピッチ BGA	2/116				
256 ftBGA (FTN256)	17×17mm	1.0mm ピッチ BGA	4/133	4/133			
484 fpBGA (FN484)	23×23mm		4/222	4/295	4/295	4/295	
672 fpBGA (FN672)	27×27mm			4/310	8/380	8/380	8/380
1156 fpBGA (FN1156)	35×35mm				12/490	12/490	16/586

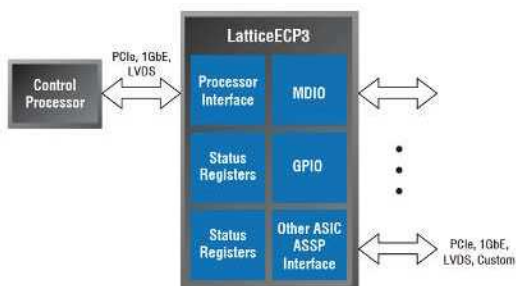
本資料は "Data Sheet DS1021 Version 02.8EA, March 2015"、"Advance DS1041 Version 01.1, April 2014" を基に作成しています。

*1: 製品グレード E = -6 デバイスのみ提供

採用事例

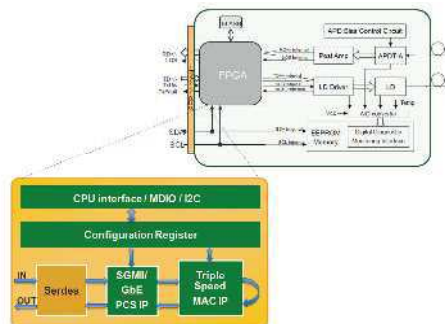
通信・産業・医療用、及びその他用途の高性能制御プレーン・ソリューションの実装

- システム内の他の部分との高性能インターフェイスを提供するためのシリアル・インターフェイス
- 制御プロセッサの負荷を軽減する最適化プリプロセッシング・アルゴリズム



LatticeECP3 で実現するスマート SFP

- 10x10mm の最適なパッケージで SFP に OAM 機能を集積可能
- SERDES でイーサネット接続可能
- PCS/MAC IP、パートナーソリューションを提供中



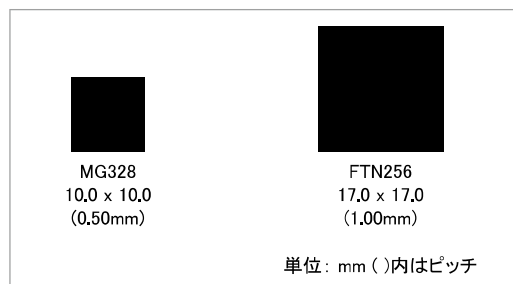
ドキュメント

データシート	
DS1201	LatticeECP3 ファミリー・データシート
DS1048	LatticeECP3 オートモーティブファミリー・データシート
アプリケーションノート	
TN1169	sysCONFIG ユーザガイド
TN1189	ハードウェア・チェックリスト
TN1178	sysCLOCK PLL/DLL デザインとユーザガイド
TN1176	SERDES/PCS ユーザガイド

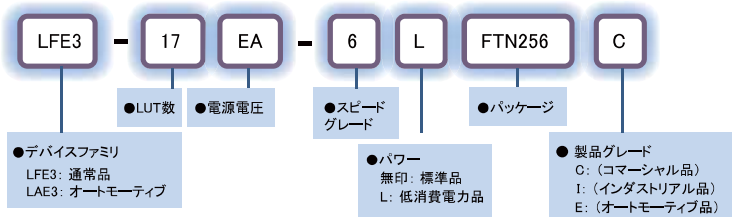
* その他の LatticeECP3 製品の資料は、以下のラティセセミコンダクター社のホームページをご参照ください。

<http://www.latticesemi.com/en/Products/FPGAandCPLD/LatticeECP3.aspx>

パッケージ原寸大



オーダーリング・インフォメーション



10 MachXO3L/3LF FPGA ファミリ / MachXO2 FPGA ファミリ



MachXO3L/3LF FPGA ファミリ

プログラマブル・ブリッジや I/O 拡張用途に最適な不揮発性コンフィグメモリ搭載インスタントオン FPGA

最新インターフェイス規格に対応

■ I2C や SPI などのハードマクロを用いてシステム設計を容易にかつ最適化

- 65nm プロセス FPGA 製品
- コア電源 : 3.3V/2.5V(オンチップ電圧レギュレータあり)
1.2V(オンチップ電圧レギュレータなし)
- I/O 電源 : 1.0(-6 のみ)/1.2/1.5/1.8/2.5/3.3V
- 動作温度範囲 : C/0 ~ 85°C I/-40 ~ 100°C

			MachXO3L / 3LF FPGA ファミリ					
			XO3L-640 XO3LF-640	XO3L-1300 XO3LF-1300	XO3L-2100 XO3LF-2100	XO3L-4300 XO3LF-4300	XO3L-6900 XO3LF-6900	XO3L-9400 XO3LF-9400
LUT 数			640	1300	2,100	4,300	6,900	9,400
ブロック RAM 数 (9Kb/ ブロック)			7	7	8	10	26	48
ブロック RAM サイズ (Kb)			64	64	74	92	240	432
分散 RAM サイズ (Kb)			5	10	16	34	54	73
PLL 数			1	1	1	2	2	2
ハードマクロ制御機能	I ² C		2					
	SPI		1					
	Timer/Counter		1					
	Oscillator		1					
MIPI D-PHY サポート			WLCSP/csfBGA : 900Mbps, caBGA : 800Mbps					
不揮発性コンフィグレーションメモリ			3L : NVCM / 3LF : Flash					
不揮発性コンフィグレーションメモリ 書き換え回数			3L : 9 回 / 3LF : 10 万回					
スピードグレード			-6(Fastest), -5(Slowest)					
製品グレード			C, I					
パッケージ (BGA)		コア電源	I/O 数					
36 WLCSP (UWG36)*1	2.5×2.5mm	1.2V*1	28					
49 WLCSP (UWG49)*1	3.2×3.2mm				38			
81 WLCSP (UWG81)*1	3.8×3.8mm					63		
121 csfBGA (MG121)*1	6×6mm		100	100	100	100		
256 csfBGA (MG256)*1	9×9mm	1.2V*1			206		206	206
324 csfBGA (MG324)*1	10×10mm				268		281	
256 caBGA (BG256)*2	14×14mm		206		206	206	206	206
324 caBGA (BG324)*2	15×15mm				279	279	279	
400 caBGA (BG400)*2	17×17mm	2.5V/3.3V*2				335	335	335
484 caBGA (BG484)	19×19mm							384

本資料は "Advance DS1047 Version 1.6, April 2016" を基に作成しています。

*1 : 電源電圧 E = 1.2V デバイスのみ提供

*2 : 電源電圧 C = 2.5V/3.3V デバイスのみ提供

3.3V 単一電源で動作可能なデバイスを提供



MachXO2 FPGA ファミリ

こだわりの制御機能実装した不揮発性コンフィグメモリ搭載
インスタントオン FPGA

・起動時間が 4ms 未満のため、電源投入直後にすばやく信号の制御に入ることが可能

- 65nm プロセス FPGA 製品
- コア電源 : 3.3V/2.5V(オンチップ電圧レギュレータあり)
1.2V(オンチップ電圧レギュレータなし)
- I/O 電源 : 1.0(-6 のみ)/1.2/1.5/1.8/2.5/3.3V
- 動作温度範囲 : C/0 ~ 85°C I/-40 ~ 100°C

			MachXO2 FPGA ファミリ									
			XO2-256	XO2-640	XO2-640U ¹	XO2-1200	XO2-1200U	XO2-2000	XO2-2000U ¹	XO2-4000	XO2-7000	
LUT 数			256	640	640	1280	1280	2112	2112	4320	6864	
ブロック RAM 数 (9Kb/ ブロック)			0	2	7	7	8	8	10	10	26	
ブロック RAM サイズ (Kb)			0	18	64	64	74	74	92	92	240	
分散 RAM サイズ (Kb)			2	5	5	10	10	16	16	34	54	
ユーザ フラッシュ メモリ サイズ (Kb)			0	24	64	64	80	80	96	96	256	
デバイスオプション	HC ² (コア電圧 :3.3V)	○	○	○	○	○	○	○	○	○	○	
	HE ³ (コア電圧 :1.2V)	-	-	-	-	-	○	○	○	○	○	
	ZE ⁴ (コア電圧 :1.2V)	○	○	-	○	-	○	-	○	○	○	
PLL 数			0	0	1	1	1	1	2	2	2	
ハードマクロ制御機能	IPC	2										
	SPI	1										
	Timer/Counter	1										
不揮発性コンフィグレーションメモリ (Flash)			Yes									
不揮発性コンフィグレーションメモリ 書き換え回数			10 万回									
スピードグレード	Low Power	3(Fastest), 2, 1(Slowest)										
	High Performance	6,(Fastest), 5, 4(Slowest)										
製品グレード			C, I									
パッケージ (QFN/QFP)			I/O 数									
32 QFN (SG32) ⁶	5,0×5,0mm	0.5mm ピッチ	21			21						
48 QFN (SG48) ⁸ *9	7,0×7,0mm		40	40								
84 QFN (QN84) ⁶	7,0×7,0mm								68			
100 TQFP (TG100)	14×14mm		55	78		79		79				
144 TQFP (TG144)	20×20mm				107	107		111		114	114	
パッケージ (BGA)			I/O 数									
25 WLCSP (UWG25) ⁵	2,5×2,5mm	0,4mm ピッチ				18						
49 WLCSP (UWG49)	3,2×3,2mm						38					
64 ucBGA (UMG64)	4×4mm		44									
132 csBGA (MG132) ⁷	8×8mm	0,5mm ピッチ	55	79		104		104		104		
184 csBGA (MG184)	8×8mm								150			
256 caBGA (BG256)	14×14mm						206		206	206	206	
332 caBGA (BG332)	17×17mm	0,8mm ピッチ							274	278		
256 ftBGA (FTG256)	17×17mm					206	206		206	206	206	
484 fpBGA (FG484)	23×23mm							278	278	334		

本資料は "DS1036 Version 3.2, May 2016" を基に作成しています。

*1 : I/O 拡張デバイス。

*2 : レギュレータ搭載のハイパフォーマンスデバイス (VCC = 2.5 V, 3.3 V)

*3 : レギュレータ非搭載のハイパフォーマンスデバイス (VCC = 1.2 V)

*4 : レギュレータ非搭載のローパワーデバイス (VCC = 1.2 V)

*5 : WLCSP パッケージは、ZE デバイスのみ対応

*6 : QFN パッケージは、HC デバイスと ZE デバイスのみ対応

*7 : 184 csBGA パッケージは HE デバイスのみ対応

*8 : 48 QFN 製品情報は "Advanced"

*9 : 48 QFN パッケージは HC デバイスのみ対応

3.3V 単一電源で動作可能なデバイスを提供

採用事例

CSI-2 イメージセンサ・インターフェイス

- CSI-2 高速差動信号をサポート
- RAW, YUV, RGB 各フォーマットに対応
- リファレンスデザイン提供中



DSI LCD ディスプレイ・インターフェイス

- DSI 信号方式に対応
- RGB、YCbCr、及びユーザ定義各フォーマットに対応
- リファレンスデザイン提供中



ドキュメント

データシート	
DS1047	MachXO3L ファミリー・データシート
DS1035	MachXO2 ファミリー・データシート
アプリケーションノート	
TN1279	MachXO3L プログラミングとコンフィグレーション・ユーザガイド
TN1291	MachXO3L ハードウェア・チェックリスト
TN1282	MachXO3L sysCLOCK PLL デザインとユーザガイド

* その他の MachXO3L, XO2 製品の資料は、以下のラティセセミコンダクター社のホームページをご参照ください。

<http://www.latticesemi.com/en/Products/FPGAandCPLD/MachXO3.aspx>

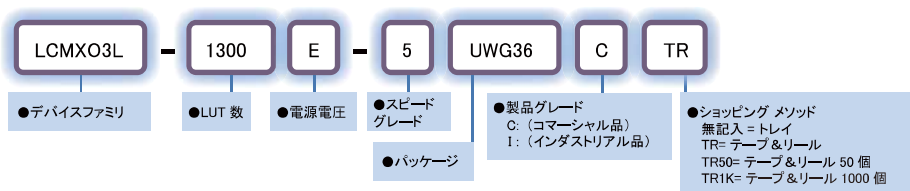
<http://www.latticesemi.com/en/Products/FPGAandCPLD/MachXO2.aspx>

パッケージ原寸大

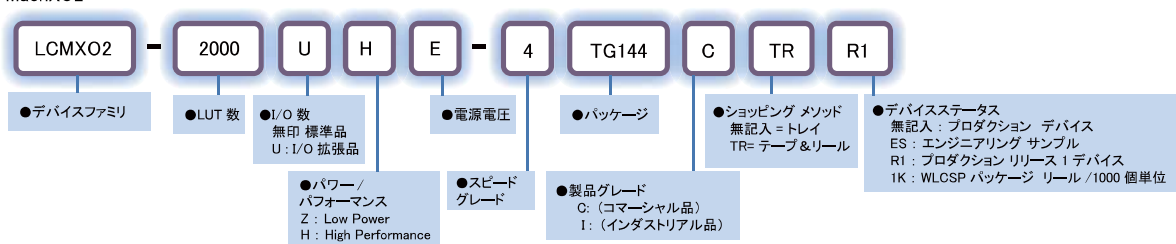


オーダーリング・インフォメーション

MachXO3



MachXO2



11 LatticeXP2 FPGA ファミリー



flexiFLASH と呼ぶアーキテクチャで、フラッシュ不揮発性セルを LUT ベースの FPGA インスタントオン、基板占有面積の縮小、FlashBAK 機能を備えた EBR オンチップ記憶媒体、シリアル TAG メモリや設計セキュリティ (TransFR、128 ビット AES 暗号化) をサポート。

- 90nm プロセス FPGA 製品
- コア電源: 1.2V
- I/O 電源: 1.2/1.5/1.8/2.5/3.3V
- 動作温度範囲:
C/0 ~ 85°C I/-40 ~ 100°C E/-40 ~ 125°C

	Lattice XP2 FPGA				
	XP2-5	XP2-8	XP2-17	XP2-30	XP2-40
LUT 数 (K)	5	8	17	29	40
ブロック RAM 数 (18K/ブロック)	9	12	15	21	48
ブロック RAM サイズ (Kbits)	166	221	276	387	885
分散 RAM サイズ (Kbits)	10	18	35	56	83
DSP 数	3	4	5	7	8
18x18 乗算器数	12	16	20	28	32
GPLL 数	2	2	4	4	4
不揮発性コンフィグレーションメモリ (Flash)	Yes				
不揮発性コンフィグレーションメモリ 書き換え回数	10 万回				
スピードグレード	7(Fastest), 6, 5(Slowest)				
製品グレード	C, I, E				
パッケージ (QFP)		I/O 数			
144 TQFP (TN144)	20 x 20mm	100	100		
208 PQFP (QN208)	28 x 28mm	146	146	146	
パッケージ (BGA)		I/O 数			
132 csBGA (MN132)	28 x 8mm	86	86		
256 ftBGA (FTN256)	17 x 17mm	172	201	201	
484 fpBGA (FN484)	23 x 23mm		358	363	363
672 fpBGA (FN672)	27 x 27mm			472	540

本資料は“DS1009 Version 2.2, September 2014”を基に作成しています。

12 CrossLink FPGA ファミリー



CrossLink™ FPGA ファミリー

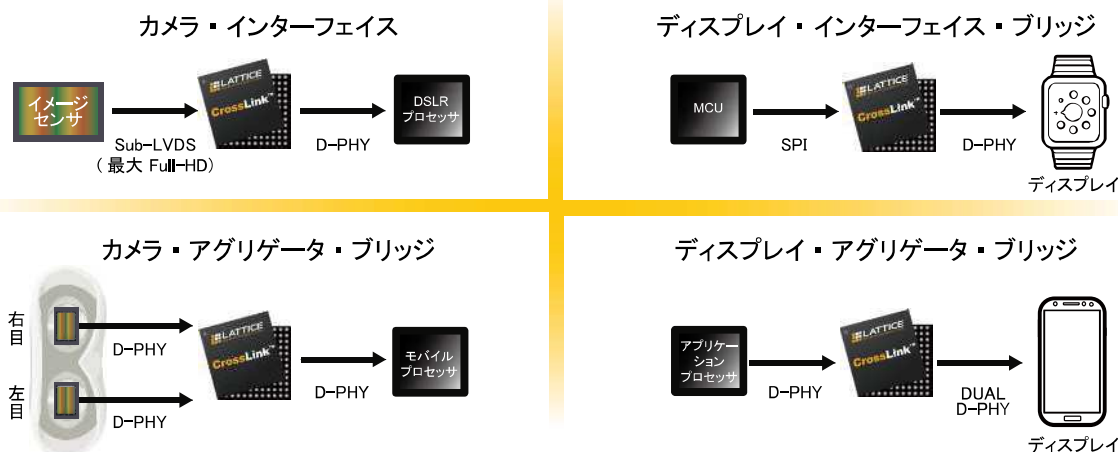
- 帯域幅 12Gbps で最大 4K UHD 解像度に対応する世界最速の MIPI D-PHY ブリッジデバイス化
- MIPI D-PHY, MIPI CSI-2, MIPI DSI, MIPI DPI, CMOS, SubLVDS, LVDS, その他を含む一般的なモバイル、カメラ、ディスプレイ、レガシーインターフェイスをサポート

- 40nm プロセス FPGA 製品
- コア電源: 1.2V
- VCCAUX25VPP 電源: 2.5V
- I/O 電源: 1.2/1.8/2.5/3.3V
- 動作温度範囲: 1/-40 ~ 100°C

			CrossLink FPGA ファミリー			
			LIF-MD6000-36	LIF-MD6000-64	LIF-MD6000-81	LIF-MD6000-80
LUTs			5,936			
sysMEM Blocks (9 kb)			20			
Embedded Memory (kb)			180			
Distributed RAM Bits (kb)			47			
General Purpose PLL			1			
NVCM			Yes			
Embedded I2C			2			
Oscillator (10 KHz)			1			
Oscillator (48 MHz)			1			
Hardened MIPI D-PHY			1	2		
パッケージ (BGA)			I/O (Bank0, Bank1,Bank2)			
36 WLCSP (UWG36)	2,535×2,535mm	0.4mm ピッチ BGA	17 (7,0,10)			
64 ucfBGA (UMG64)	3.5×3.5mm			29 (7,10,12)		
81 csfBGA (MG81)	4.5×4.5mm	0.5mm ピッチ BGA			37 (7,14,16)	
80 ctfBGA (JMG80)	6.5×6.5mm	0.65mm ピッチ BGA				37 (7,14,16)

本資料は“Preliminary Data Sheet DS1055 Version 1.0, May 2016”を基に作成しています。デバイス選定の際は最新データシートをご確認ください。

採用事例



ドキュメント

データシート	
DS1055	LIFMD™ ファミリー・データシート
アプリケーションノート	
TN1301	High-Speed I/O Interface
TN1302	ハードウェア・チェックリスト
TN1303	プログラミングとコンフィグレーション
TN1304	sysCLOCK PLL/DLL デザインとユーザガイド

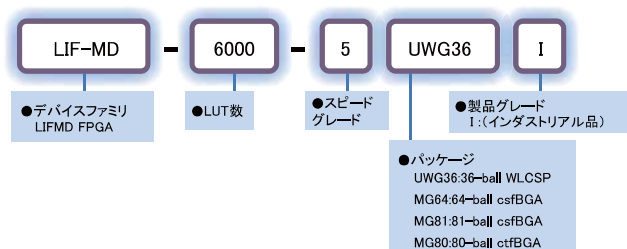
* その他の LIFMD ファミリーの資料は、以下のラティセセミコンダクター社のホームページをご参照ください。
<http://www.latticesemi.com/en/Products/FPGAandCPLD/CrossLink.aspx>

パッケージ原寸大

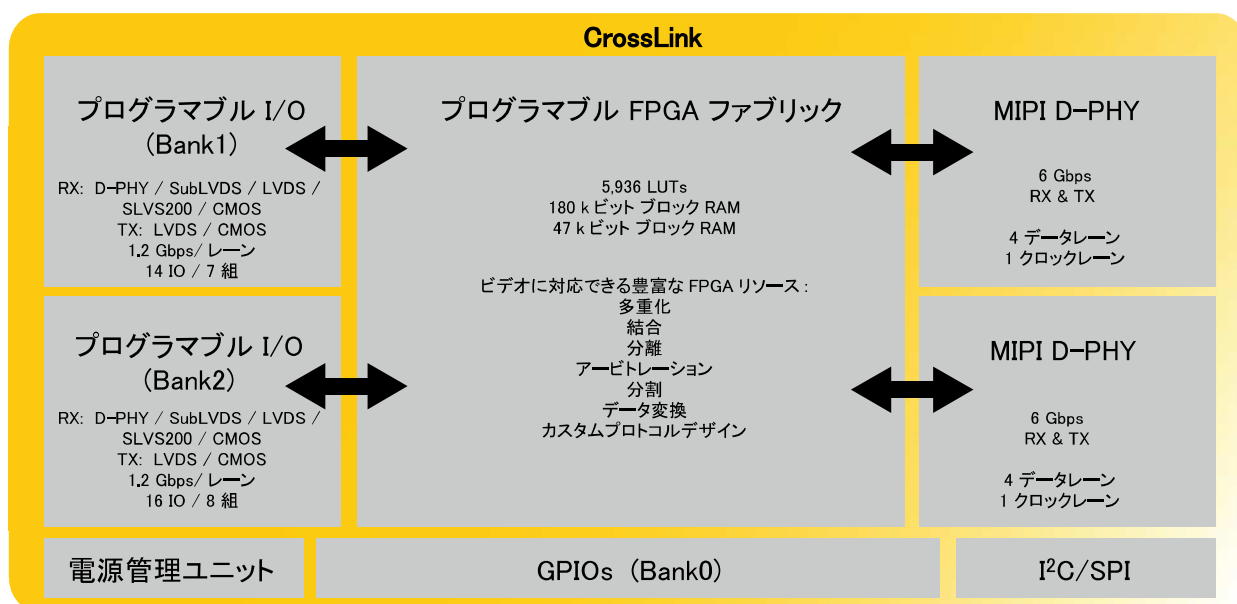
UWG36 2.5 × 2.5mm (0.40mm)	MG64 3.5 × 3.5mm (0.40mm)	MG81 4.5 × 4.5mm (0.50mm)	MG80 6.5 × 6.5mm (0.65mm)

単位: mm ()内はピッチ

オーダーリング・インフォメーション

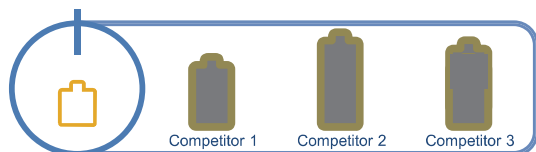


CrossLink ブロック図



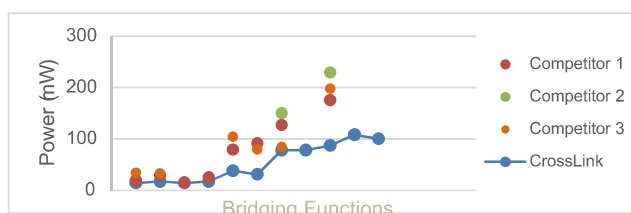
低消費電力への挑戦

- 多くの用途で 100 mW 未満
- 競合製品に対して最大 50% の低消費電力
- スリープモードを内蔵



CrossLink

競合製品との消費電力比較



MIPI のサポート

カメラインターフェイス

プロトコル	物理層	サポート
CSI-2	D-PHY	○
	C-PHY	×
CSI-3	M-PHY	×

ディスプレイ・インターフェイス

プロトコル	物理層	サポート
DSI	D-PHY	○

ディスプレイ、カメラ用にさまざまなインターフェイス IP を提供

ディスプレイ・インターフェイス・プロトコル		カメラ・インターフェイス・プロトコル
DSI to DSI	DSI to DPI	Dual CSI-2 to CSI-2
DSI to Dual DSI	Single LVDS to DSI	CSI-2 to Parallel CMOS
Dual DSI to Dual DSI	Dual LVDS to DSI	Parallel CMOS to CSI-2
DSI to LVDS	Dual LVDS to Dual DSI	SubLVDS to CSI-2
DSI to Dual LVDS	DPI to DSI	
Dual DSI to Dual LVDS		

CrossLink I/O サポートされている最大データレート

I/O Type	Programmable Diff I/O	D-PHY	CMOS GPIO
LVDS RX	800 Mbps	—	—
LVDS TX	800 Mbps	—	—
CSI-2 RX	1.2 Gbps	1.5 Gbps	—
CSI-2 TX	—	1.5 Gbps	—
DSI RX	1.2 Gbps	1.5 Gbps	—
DSI TX	—	1.5 Gbps	—
SLVS200 RX	1.2 Gbps	1.5 Gbps	—
SLVS200 TX	—	SLVS200 TX	—
subLVDS RX	1.2 Gbps	—	—
subLVDS TX	—	—	—
LVC CMOS GPIO (1.2 – 3.3 V)	250 MHz	20 MHz (1.2 V only)	150 MHz

13 iCE40 Ultra / UltraLite FPGA ファミリー



卓越した集積によりカスタマイズをスピードアップし、コストも低減

- ・ 4K LUT と主要 IP により、IrDA やバーコード機能、タッチ機能、ユーザ ID、LED、歩数計アプリケーションに最適

性能を妥協することなく消費電力を低減

- ・ コンパクトで高機能なモバイルプラットフォームよりバッテリー動作時間の延長

- 40nm プロセス FPGA 製品
- コア電源 : 1.2V
- I/O 電源 : 1.8/2.5/3.3V
- 動作温度範囲 :
I/-40 ~ 100°C

	iCE40 FPGA シリーズ						
	iCE40 UltraLite		iCE40 Ultra			iCE40 UltraPlus	
	iCE40UL-640	iCE40UL-1K	ICE5LP1K	ICE5LP2K	ICE5LP4K	ICE40UP3K	ICE40UP5K
LUT 数	640	1,248	1,100	2,048	3,520	2,800	5,280
ブロック RAM 数 (4Kb/ ブロック)	14	14	16	20	20	20	30
ブロック RAM サイズ (Kb)	56	56	64	80	80	80	120
SPRAM Memory Block 数	-	-	-	-	-	4	4
SPRAM Memory Bits (kb)	-	-	-	-	-	1,024	1,024
PLL 数	1	1	1	1	1	1	1
DSP 数 (16x16 乗算器及び 32 ビット・アキュムレータブロック)	-	-	2	4	4	4	8
I²C コア	2	2	1	2	2	2	2
SPI コア	-	-	1	2	2	2	2
Hardened IR TX/RX	1	1	-	-	-	-	-
Hardened RGB PWM IP	1	1	-	-	-	1	1
高速オシレータ (48MHz)	1	1	1	1	1	1	1
低速オシレータ (10KHz)	1	1	1	1	1	1	1
24mA ドライブ (シンク)	3	3	3	3	3	3	3
100mA ドライブ (シンク)	1	1	-	-	-	-	-
400mA ドライブ (シンク)	1	1	-	-	-	-	-
500mA ドライブ (シンク)	-	-	1	1	1	-	-
不揮発性コンフィグレーションメモリ (NVCM)	Yes	Yes	Yes	Yes	Yes	Yes	Yes
待機時電流 (uA)	35	35	71	71	71	75	75
製品グレード	I						
パッケージ (QFN)	I/O 数						
48 QFN (SG48)	7.0 x 7.0mm	0.5mm ピッチ	39	39	39	39	39
パッケージ (BGA)	I/O 数						
16 WLCSP (SWG16)	1.409x1.409mm	0.35mm ピッチ	10*1	10*1			
36 ucBGA (CM36)	2.078x2.078mm	0.35mm ピッチ	26	26	26		
30 WLCSP (UWG30)	2.15x2.55mm	0.4mm ピッチ				21	21
36 ucBGA (CM36)	2.5x2.5mm	0.4mm ピッチ	26	26			
36 ucfBGA (CM36)	2.5x2.5mm	0.4mm ピッチ	26	26	26		

本資料は“DS1050 Version 1.4, November 2016”, “FPGA-DS-02028-2.2, March 2018”, “FPGA-DS-02008 Version 1.4, August 2017”を基に作成しています。

*1: 16 WLCSP packages は、PLL がサポートされておりません。

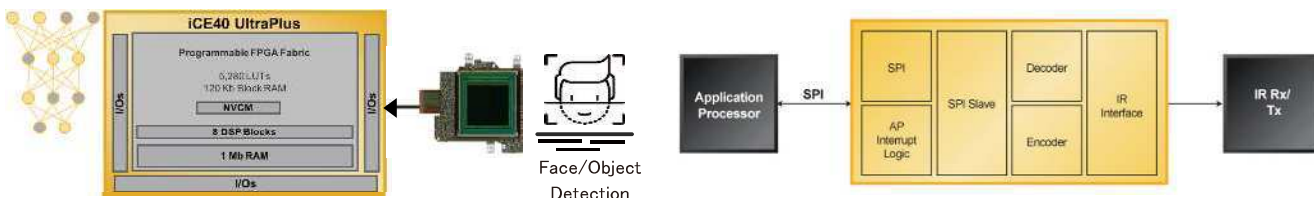
採用事例

顔検知

- ・ 顔が電話を見ているときにのみ、顔の個別認識のための AP が覚醒
- ・ ユーザーが電話を見ている間は LCD の画面をオンにする (通話中はバッテリーを節約)

学習モード付き赤外線トランシーバ

- ・ 赤外線トランシーバ
- ・ 赤外線トランスミッタに約 350 LUT、レシーバに約 400 LUT を使用
- ・ 必要な赤外線 PWM の全機能を実行



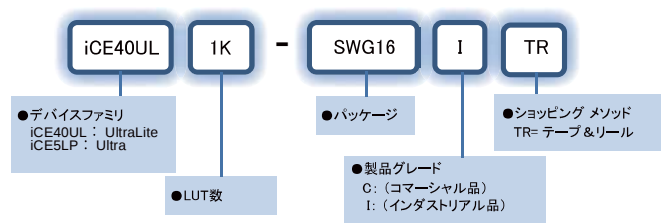
ドキュメント

データシート	
FPGA-DS-02028	iCE40 Ultra ファミリー・データシート
DS1050	iCE40 UltraLite ファミリー・データシート
FPGA-DS-02008	iCE40 UltraPlus ファミリー・データシート
アプリケーションノート	
TN1248	プログラミングとコンフィグレーション
TN1252	ハードウェア・チェックリスト
TN1251	sysCLOCK PLL デザインとユーザガイド
TN1296	内蔵オシレータ・ユーザガイド

* その他の iCE40 Ultra / UltraLite 製品の資料は、以下のラティセセミコンダクター社のホームページをご参照ください。

<http://www.latticesemi.com/en/Products/FPGAandCPLD/iCE40Ultra.aspx>

オーダリング・インフォメーション



パッケージ原寸大

SWG16 1,409 x 1,409 (0.35mm)	SWG36 2,078 x 2,078 (0.35mm)	CM36 2.5 x 2.5 (0.40mm)	SG48 7.0 x 7.0 (0.50mm)
------------------------------------	------------------------------------	-------------------------------	-------------------------------

単位: mm ()内はピッチ

14 iCE40 LP/HX/LM FPGA ファミリー



安価に FPGA の柔軟性を活用

- ・今すぐにでもモバイル機器のデザインに新機能を追加

最少 25μW から、余裕の低消費電力

- ・低消費電力のためバッテリー寿命を延ばし、消費電力を最小化

- 40nm プロセス FPGA 製品
- コア電源 : 1.2V
- I/O 電源 : 1.8/2.5/3.3V
- 動作温度範囲 :
I/-40 ~ 100°C

	iCE40 FPGA シリーズ											
	LP Series (Low Power)					HX Series(High Performance)			LM Series (Low Power, Embedded IP)			
	LP384	LP640	LP1K	LP4K	LP8K	HX1K	HX4K	HX8K	LM1K	LM2K	LM4K	
LUT 数 (K)	384	640	1,280	3,520	7,680	1,280	3,520	7,680	1,100	2,048	3,520	
ブロック RAM 数 (4Kb/ ブロック)	0	8	16	20	32	16	20	32	16	20	32	
ブロック RAM サイズ (Kb)	0	32	64	80	128	64	80	128	64	80	80	
PLL 数	0	0	1 ^{*1}	2 ^{*2}	2 ^{*2}	1 ^{*1}	2	2	1	1	1	
FC コア	-	-	-	-	-	-	-	-	1	2	2	
SPI コア	-	-	-	-	-	-	-	-	1	2	2	
低消費電力スロープジェネレータ (4KHz ~ 20KHz)	-	-	-	-	-	-	-	-	1	1	1	
ハイスピードスロープジェネレータ (5MHz ~ 20MHz)	-	-	-	-	-	-	-	-	1	1	1	
高電流 LED ドライバ	0	3 ^{*3}	3 ^{*3}	0	0	0	0	0	0	0	0	
不揮発性コンフィグレーションメモリ (NVMC)	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	No	No	No	
待機時電流 (uA)	21	100	100	250	250	296	1,140	1,140	100	100	100	
I/O 数 (差動入力ペア数)												
32 QFN (SG32)	5x5mm											
84 QFN (QN84)	7x7mm											
100 VQFP (VQ100)	14x14mm											
144 TQFP (TQ144)	20x20mm											
I/O 数 (差動入力ペア数)												
16 WLCSP (SWG16)	1.40x1.48mm											
25 WLCSP (SWG25)	1.71x1.71mm											
36 ucBGA (CM36)	2.5x2.5mm											
49 ucBGA (CM49)	3x3mm											
81 ucBGA (CM81)	4x4mm											
121 ucBGA (CM121)	5x5mm											
225 ucBGA (CM225)	7x7mm											
81 csBGA (CB81)	5x5mm											
121 csBGA (CB121)	6x6mm											
132 csBGA (CB132)	8x8mm											
256 caBGA (CT256)	14x14mm											

本資料の iCE40 LP/HX ファミリーは “DS1040 Version 3.2, October 2015”、iCE40 LM ファミリーは “DS1045 Version 1.5, March 2015” を基に作成しています。

*1 : 16 WLCSP, 36 ucBGA, 81 csBGA, 84 QFN と 100 VQFP packages は、PLL がサポートされておりません。

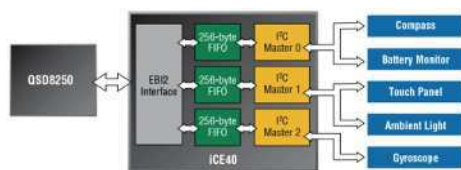
*2 : 81 ucBGA package のみ PLL 搭載数は 1 個です。

*3 : 高電流 LED ドライバは、16 WLCSP パッケージのみサポートとなります。

採用事例

アプリケーション・プロセッサの接続性拡張

- ・GPIO 数を追加し、プロセッサのインターフェイス機能を拡張
- ・信号のレベル変換し、対応可能な電圧規格の制約を排除
- ・複数の低速シリアルバスを集約して高速リンクを形成し、性能を向上



タイミングの厳しい機能をオフロードすることで、バッテリー寿命を延長

- ・リモート通信用に IR LED とフォトダイオードでデータを正確に送受信
- ・マイクロプロセッサが休止したまま、低速の UART 及び I2C インターフェイスで通信
- ・センサデータをバッファリングし、スマート割り込みを生成して全てのユーザ入力捕捉



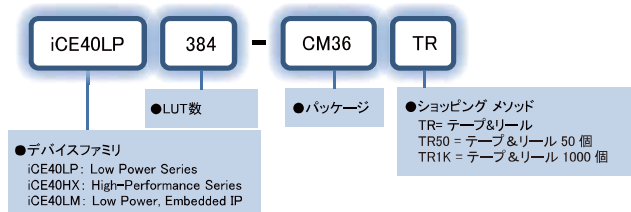
ドキュメント

データシート	
DS1040	iCE40 LP/HX ファミリー・データシート
DS1045	iCE40 LM ファミリー・データシート
アプリケーションノート	
TN1248	プログラミングとコンフィグレーション
TN1252	ハードウェア・チェックリスト
TN1251	sysCLOCK PLL デザインとユーザガイド
TN1275	内蔵スロープジェネレータ・ユーザガイド

* その他の iCE40 LP / HX / LM 製品の資料は、以下のラティセセミコンダクター社のホームページをご参照ください。

<http://www.latticesemi.com/en/Products/FPGAandCPLD/iCE40.aspx>

オーダリング・インフォメーション



パッケージ原寸大

■	■	■	■
SWG16	SWG25	CM36	CM49
1.40 x 1.48	1.71 x 1.71	2.5 x 2.5	3 x 3
(0.35mm)	(0.35mm)	(0.40mm)	(0.40mm)
単位: mm ()内はピッチ			

15 電源管理デバイス ファミリ



Power Manager II & Platform Manager 2

信頼性の向上

- ハードウェア管理機能全体を集約し、かつ高速で高精度、さらに故障検出機能も一体化

ハードウェア管理及び設計プロセスを簡素化し、市場投入期間を短縮

- シームレスにスケーリング可能なソリューションは、ボードが単純か複雑かを問わず、コスト効率の高いソリューションを提供

	Power Manager II						Platform Manager 2	
	POWR605	POWR607	POWR6AT6	POWR1014	POWR1014A	POWR1220AT8	L-ASC10	LPTM21
ボード入力（一次側）電源管理								
活線挿抜								
-48V 活線挿抜		✓						
+12/24V 活線挿抜		✓		✓	✓	✓		
外部システムへの給電								
-48V 給電		✓						
+12/24V 給電		✓		✓	✓	✓		
冗長電源切り替え制御								
-48V 電源切り替え		✓					✓	✓
+12/24V 電源切り替え		✓		✓	✓	✓	✓	✓
ペイロード（二次側）電源管理								
電源シーケンス制御		✓		✓	✓	✓	✓	✓
電圧監視	✓	✓	✓	✓	✓	✓	✓	✓
リセット生成	✓	✓		✓	✓	✓	✓	✓
ウォッチドッグ・タイマ	✓	✓		✓	✓	✓	✓	✓
ADC を用いた電圧測定					✓	✓	✓	✓
電源電圧のトリミング			✓			✓	✓	✓
電源電圧のマージン検証			✓			✓	✓	✓
不揮発性ファルトログ							✓	✓
温度モニタ							✓	✓
電流測定							✓	✓
ファンコントロール								✓
アナログと制御部分								
電圧監視用アナログ入力ピン数	6	6	6	10	10	12	10	10
プログラマブル・コンパレータピン数	6	6	6	10	10	12	20	20
電圧監視用アナログ入力ピン数	-	-	-	-	-	-	2	2
温度監視用アナログ入力ピン数	-	-	-	-	-	-	2	2
トリムセル数・出力数	-	-	6	-	-	8	4	4
パワーマOSFET ドライバ数		2	-	2	2	4	4	4
GPIO ピン数 (5V トレラント)	5	7	-	14	14	20	9	10
内蔵不揮発性ファルトログ	-	-	-	-	-	-	✓	✓
CPLD マクロセル数	16	16	-	24	24	48	-	-
FPGA 部分								
LUT 数	-	-	-	-	-	-	-	1280
分散 RMA サイズ (Kb)	-	-	-	-	-	-	-	10
ブロック RAM サイズ (Kb)	-	-	-	-	-	-	-	64
ブロック RAM 数 (9 Kb/ ブロック)	-	-	-	-	-	-	-	7
ユーザフラッシュメモリ サイズ (Kb)	-	-	-	-	-	-	-	64
ハードマクロ制御機能	I ² C	-	-	-	-	-	-	2
	SPI	-	-	-	-	-	-	1
	Timer/Counter	-	-	-	-	-	-	1
製品グレード	I	I	I	I	E	I	I	C,I
Package								
Digital I/Os								
24 QFNS (SN24)	4.0x 4.0mm	7 *1	9 *1					
32 QFNS (SN32)	5.0x5.0mm		9 *1	0				
48 QFNS (SG48)	7.0x7.0mm						13 *5	
48 TQFP (T48/TN48)	7.0x7.0mm				18 *2	18 *2		
100 TQFP (T100/TN100)	14.0x14.0mm					26 *3		
237 ftBGA (FTG237)	17.0x17.0mm							95 + 14 *4

資料は "DS1043 Version 1.4, May 2016", "DS1042 Version 1.6, May 2016", "DS1015 Version 01.9, September 2013"

"DS1014 Version 2.2, November 2015", "DS1018 Version 01.3, September 2013", "DS1011 Version 2.0, April 2015"

"DS1016 Version 2.05, April 2013", "DS1034 Version 2.0, April 2015" を基に作成しております。

*1 : 9 ピンのうち 2 ピンは入力専用 (5V トレラント)、5 ピンは入出力オーブンドレイン (5V トレラント)、2 ピンは出力専用のオーブンドレイン (10.4V トレラント)

*2 : 18 ピンのうち 4 ピンは入力専用、14 ピンは出力専用オーブンドレイン (5V トレラント)

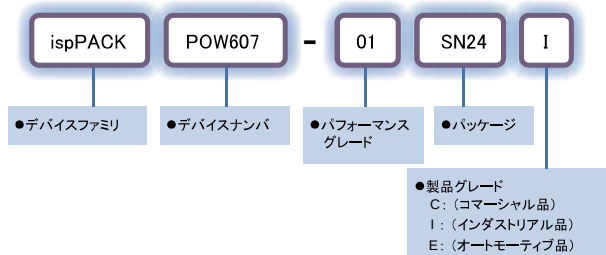
*3 : 26 ピンのうち 6 ピンは入力専用、16 ピンは出力専用オーブンドレイン (5V トレラント)

*4 : 95 ピンは入出力ピン (3.3V トレラント)、10 ピンは入出力オーブンドレイン (5V トレラント)、4 ピンは出力専用のオーブンドレイン (13.2V トレラント)

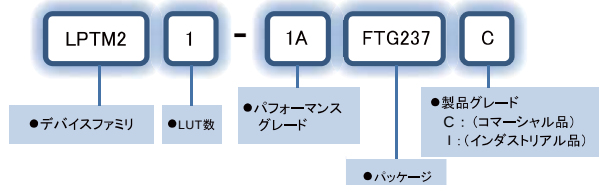
*5 : 入出力オーブンドレイン (5V トレラント)

オーダリング・インフォメーション

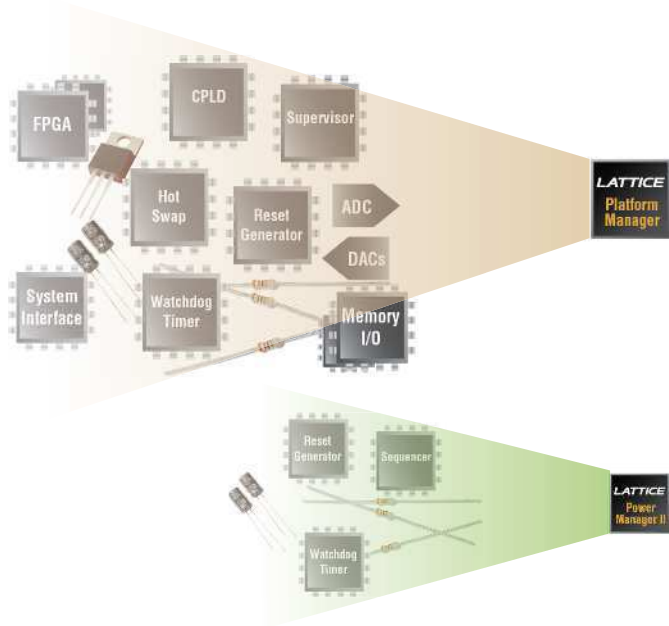
Power Manager II



Platform Manager 2



ディスクリート部品集約でワンチップ化



Power Manager II と Platform Manager 2 機能比較

Power Manager II

- ・シーケンス制御
- ・電源監視

- ・活線挿抜
- ・電圧測定
- ・トリミング
- ・マーージニング

Platform Manager 2

- ・シーケンス制御
- ・電源監視

- ・活線挿抜
- ・電圧測定
- ・トリミング
- ・マーージニング

- ・リセット分配
- ・FPGA ブートローダ
- ・不揮発性フォルトログ
- ・システムインターフェイス (SPI / I2C)

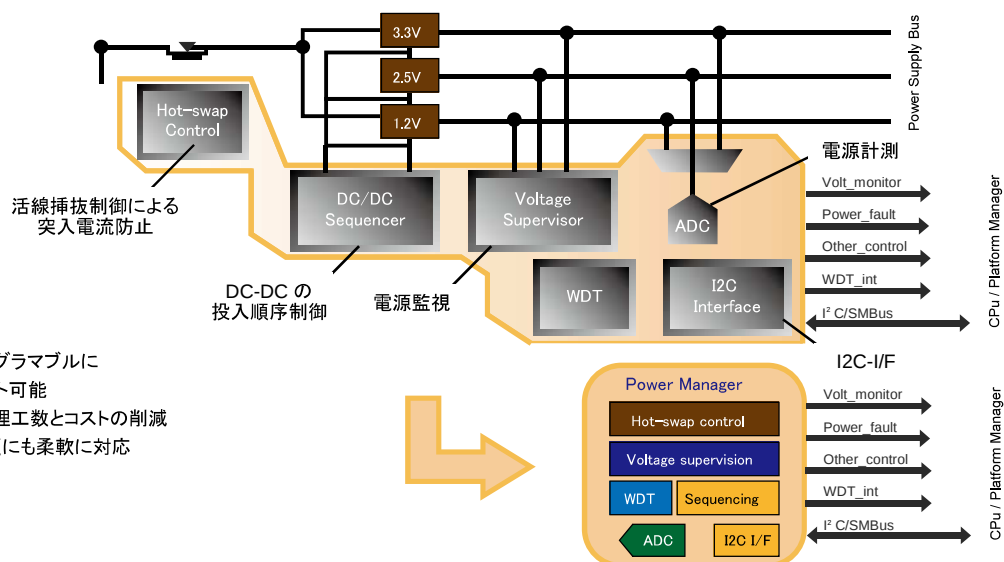
- ・温度モニター
- ・電流測定
- ・ファンコントロール
- ・潤沢なユーザロジック

採用事例 1

ディスクリート部品の集約

◆ ラティスソリューションのメリット

- ・実装面積を 49% 削減
- ・部品数を 36% 削減
- ・DC-DC のシーケンス制御をプログラマブルに
- ・外部 FET を制御してソフトスタート可能
- ・部品の共通化・標準化により管理工数とコストの削減
- ・プログラマビリティにより設計変更にも柔軟に対応



採用事例 2

トリミング機能

◆ Step1.

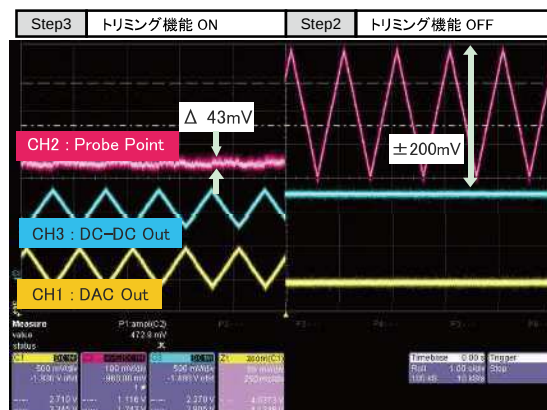
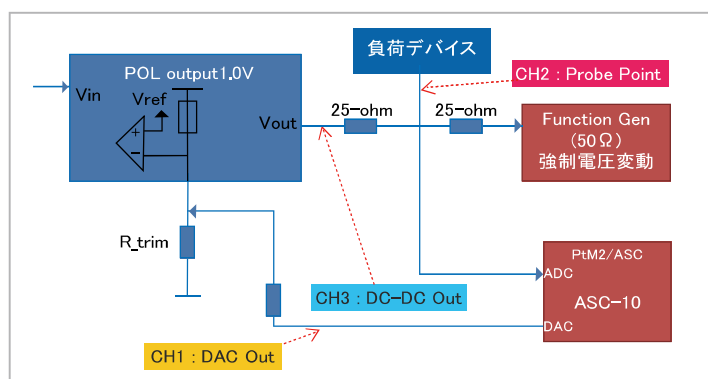
ASC のトリム機能 OFF、ファンクションジェネレータ OFF にて、POL の純粋な出力変動値を測定 ($\Delta 38\text{mV}$)

◆ Step2.

ASC のトリム機能 OFF、ファンクションジェネレータ ON にて、外部から電圧を強制変動。POL 出力との合成変動値を測定 ($\pm 200\text{mV}$)

◆ Step3.

ASC のトリム機能 ON、ファンクションジェネレータ ON にて、外部からの電圧変動を吸収した合成変動値を測定 ($\Delta 43\text{mV}$)



外部要因による電圧変動 $\pm 200\text{mV}$ を、 $\Delta 5\text{mV}$ ($\Delta 43\text{mV} - \Delta 38\text{mV}$) へと補正

16 ispMACH4000ZE CPLD ファミリ



超低消費電力で大量生産の携帯機器用に最適

- コスト最適化されており、スタンバイ電流がわずか 10uA(typ) の超小型パッケージのものから提供しています

			ispMach 4000ZE CPLD Family			
			ispMACH 4032ZE	ispMACH 4064ZE	ispMACH 4128ZE	ispMACH 4256ZE
マクロセル			32	64	128	256
tPD (ns)			4.4	4.7	5.8	5.8
tS (ns)			2.2	2.5	2.9	2.9
tCO (ns)			3.0	3.2	3.8	3.8
fMAX (MHz)			260	241	200	200
電源電圧 (V)			1.8V	1.8V	1.8V	1.8V
パッケージ *1			PI/O + Dedicated Inputs			
48 TQFP	7 X 7mm	0,5mm ピッチ	32 + 4	32 + 4		
100 TQFP	14 X 14mm			64 + 10	64 + 10	64 + 10
144 TQFP	20 X 20mm				96 + 4	96 + 4
64 ucBGA	4 X 4mm	0,4mm ピッチ		48 + 4		
132 ucBGA	6 X 6mm				96 + 4	
64 csBGA	5 X 5mm		32 + 4	48 + 4		
144 csBGA	7 X 7mm	0,5mm ピッチ		64 + 10	96 + 4	108 + 4

本資料は "Data Sheet DS1022 (Version 01.8) August 2013" を基に作成しています。

*1 : 鉛フリーパッケージのみ提供。

17 ispMACH4000V CPLD ファミリ



3.3V 単一電源で動作可能な CPLD

- Automotive に対応できる温度幅をサポートしています。
- 3.3V ~ 1.8V の間の標準 I/O をサポートしており、5V 入力に対応しています。

			ispMach 4000V CPLD Family					
			ispMACH 4032V	ispMACH 4064V	ispMACH 4128V	ispMACH 4256V	ispMACH 4384V	ispMACH 4512V
マクロセル			32	64	128	256	384	512
tPD (ns)			2,5	2,5	2,7	3,0	3,5	3,5
tS (ns)			1,8	1,8	1,8	2,0	2,0	2,0
tCO (ns)			2,2	2,2	2,7	2,7	2,7	2,7
fMAX (MHz)			400	400	333	322	322	322
電源電圧 (V)			3,3					
パッケージ (TQFP) *1					P/O + Dedicated Inputs			
44 TQFP	10 X 10mm	0,8mm ピッチ	30 + 2	30 + 2				
48 TQFP	7X 7mm	0,5mm ピッチ	32 + 4	32 + 4				
100 TQFP	14 X 14mm	0,5mm ピッチ		64 + 10	64 + 10	64 + 10		
128 TQFP	14 X 14mm	0,4mm ピッチ			92 + 4			
144 TQFP	20 X 20mm	0,5mm ピッチ			96 + 4	96 + 14		
176 TQFP	24 X 24mm	0,5mm ピッチ	32 + 4			128 + 4	128 + 4	128 + 4
パッケージ (BGA) *1								
256 ftBGA	17 X 17mm	1,0mm ピッチ				160 + 4	192 + 4	208 + 4

本資料は "Data Sheet DS1020 (Version 23.4) June 2014" を基に作成しています。

*1 : 鉛フリーパッケージのみ提供。

18 コンフィグレーション

各デバイス サポートされているコンフィグレーション一覧

	ドキュメント	JTAG	Slave Parallel	Slave Serial	Slave SPI	Master SPI	I ² C	On-Chip NVCM /Flash
iCE40 Ultra / UltraLite	TN1248				✓	✓		✓
iCE40 LP/HX/LM	TN1248				✓	✓		✓ (LM 以外)
MachXO3	TN1279	✓			✓	✓	✓	✓
MachXO2	TN1204	✓			✓	✓	✓	✓
LatticeXP2	TN1141	✓			✓	✓		✓
ECP5	TN1260	✓	✓	✓	✓	✓		
LatticeECP3	TN1169	✓	✓	✓	✓	✓		

詳細は各デバイス毎のアプリケーションノートをご参照ください。

サポートされている SPI Flash 一覧

サポート SPI Flash メーカー				
AMIC	ATMEL *1	INTEL	Macronix *1	NexFlash
Numonyx	Micron	SPANSION *1	SSTI	STMicro
WinBond *1	EVERSPIN *2	ISSI *3	Adesto *3	Eon Silicon

Diamond Programmer Version 3.7.0.96.1 にて確認。ご検討の際は最新のバージョンでご確認ください。

*1 : 一部の SPI Flash で Beta サポート

*2 : MRAM Beta でのサポート

*3 : Beta でのサポート

19 フィールドアップグレード・ソリューション

デュアルブート・モード機能

- FPGA のデュアルブート・モードは、初期出荷時のコンフィグレーション・データ（ゴールデンイメージ）とは別に、システムアップデート用のコンフィグレーション・データ（プライマリイメージ）を持たせることで、ネットワーク経由などで取得したデュアルブート・イメージを安全に更新することが可能になります。

注：デュアルブート・モード使用時はコンフィグレーションに SPI フラッシュが必要になります。

- デュアルブート・モードの利点は、コンフィグレーションの信頼性を上げられることです。
最初にプライマリイメージをロードし、それに失敗した場合でもゴールデンイメージでコンフィグレーションできるため動作し続けることができます。
- * デュアルブート・モード機能は、デバイスにより異なるため、詳細は個々のユーザガイドをご参照ください。

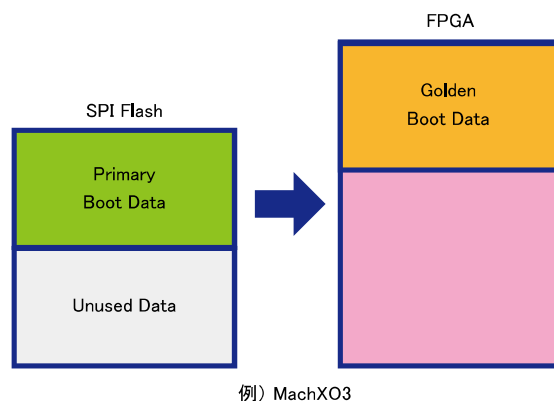
【サポートデバイス】

- iCE40LP/ iCE40HX / iCE40 Ultra
- MachXO2 / MachXO3
- LatticeECP3 / ECP5
- LatticeXP2

- MachXO3LF デバイスでは、新たに” Background” モードが追加されました。(Hitless I/O)
既存の回路を動作させたまま、電源の再投入なしに新しいコンフィグレーションデータへアップグレードが可能になります。

【サポートデバイス】

- MachXO3 LF



20 ダウンロード ケーブル

ispDOWNLOAD[®] ケーブル

- Lattice 製ダウンロードケーブル
- 鉛フリー (RoHS 準拠) ケーブル
- USB ポート対応 (USB2.0/1.0 に対応)

型番	サポート電圧	サポートされている インターフェイス
HW-USBN-2B	1.2V ~ 3.3V	JTAG, SPI, I2C



21 書き込みサービス



画像はイメージです。実際の書き込み環境は異なります

東京エレクトロンデバイスでは、ROM 書き込み会社と提携して高品質な書き込みサービスを提供しております。

詳しい情報については、Web サイトをご覧ください。
<http://www.teldevice.co.jp/product/lattice/related.php>

書き込み対象デバイス

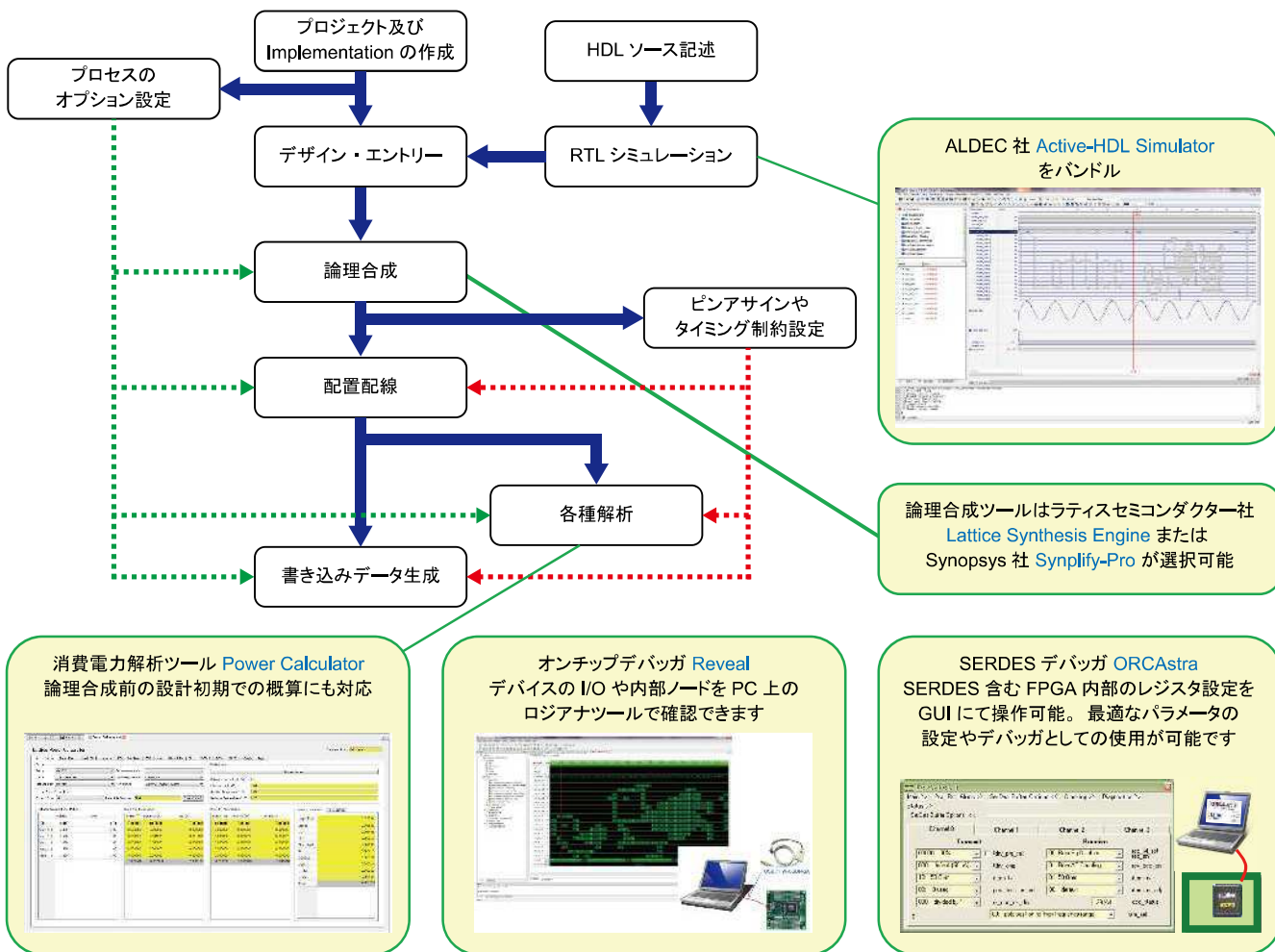
- iCE40 シリーズ
- MachXO シリーズ
- LatticeXP2 シリーズ
- ECP シリーズ
- ispMACH4000 シリーズ
- Platform Manager シリーズ & PowerManager シリーズ
- Platform Manager2 & L-ASC10

Lattice Diamond Design Software



- FPGA ECP, XO/XP ファミリの RTL 設計からデータ書き込みまで全てをサポート
- 使いやすい統合設計環境
- 設計を支援する数多くの IP, リファレンスデザインを提供
<http://www.latticesemi.com/en/Products/DesignSoftwareAndIP/IntellectualProperty>
- 広い動作環境のサポート
 - Windows 及び Linux に対応
 - ECP5/LatticeECP3 ファミリは Subscription License で設計可能
 - ライセンス形態による設計機能の差分なし
- ラティスセミコンダクター社では定期的に MachXO2/XO3 の製品概要と Lattice Diamond の設計トレーニングを開催しています。
<http://www.latticesemi.com/ja-JP/Support/Training>
詳細は弊社担当までお問い合わせください。

Lattice Diamond 設計フロー



iCEcube2 Design Software



- iCE40 FPGA ファミリの統合設計環境
- iCE ファミリ全てを Free License で設計可能
- 設計を支援する数多くの IP, リファレンスデザインを提供
<http://www.latticesemi.com/en/Products/DesignSoftwareAndIP/IntellectualProperty>
- ラティスセミコンダクター社では定期的に iCE40 の製品概要と iCEcube2 の設計トレーニングを開催しています。
<http://www.latticesemi.com/ja-JP/Support/Training>
詳細は弊社担当までお問い合わせください。

ispLEVER Classic Design Software



- CPLD とマチュアなプログラマブル製品のための設計環境
- Mach4000 CPLD ファミリ、PAL、GAL 製品の全てを Free License で設計可能

ツール機能一覧

		Lattice Diamond		ICEcube2	ispLEVER Classic	PAC Designer	LatticeMico System
		Subscription License	Free License	Free License	Free License	Free License	Free License
サポート OS							
Windows 7 / 8 (32 / 64 bit) *1		●	●	●	●	●	●
Linux Red Hat Enterprise 4.X / 5.X / 6.X (32 / 64 bit)		●	●	●	-	-	●
Novell SUSE Linux Enterprise 10 SP1 / 11 (32 bit) *1		●	●	●	-	-	●
対応デバイスファミリ							
FPGA	ECP5	●	● *3	-	-	-	●
	LatticeECP3	●	-	-	-	-	●
	MachXO3L/3LF	●	●	-	-	-	●
	MachXO2	●	●	-	-	-	●
	LatticeXP2	●	●	-	-	-	●
	ICE40	-	-	●	-	-	-
CPLD	ispMach4000	-	-	-	●	-	-
電源監視	Platform Manager2/L-ASC	● *4	● *4	-	-	● *4	●
設計機能							
統合設計環境		●	●	●	●	-	-
デザインエントリ	ハードウェア言語 (VHDL / Verilog)	●	●	●	●	-	-
	ネットリスト (EDIF)	●	●	●	●	-	-
	回路図	●	●	●	●	-	-
シミュレータ	ALDEC Active-HDL Simulator/Lattice Edition	● *2	● *2	● *2	●	-	-
論理合成	Lattice Synthesis Engine (LSE)	●	●	●	-	-	-
	Synopsys Synplify-Profor Lattice-Synthesis	●	●	●	●	-	-
タイミング解析		●	●	●	●	-	-
消費電力解析		●	●	●	-	-	-
オンチップデバッグ Reveal		●	●	-	-	-	-
SERDES デバッグ ORCAstra		●	-	-	-	-	-
TCL スクリプト		●	●	-	-	-	-

※1: サポート OS はご使用のソフトウェア、バージョンによって異なります。詳細は下記 URL より各ソフトウェアの Installation Guide をご確認ください。

<http://www.latticesemi.com/en/Products/DesignSoftwareAndIP>

※2: ALDEC Active-HDL Simulator は Windows のみのサポートとなります。

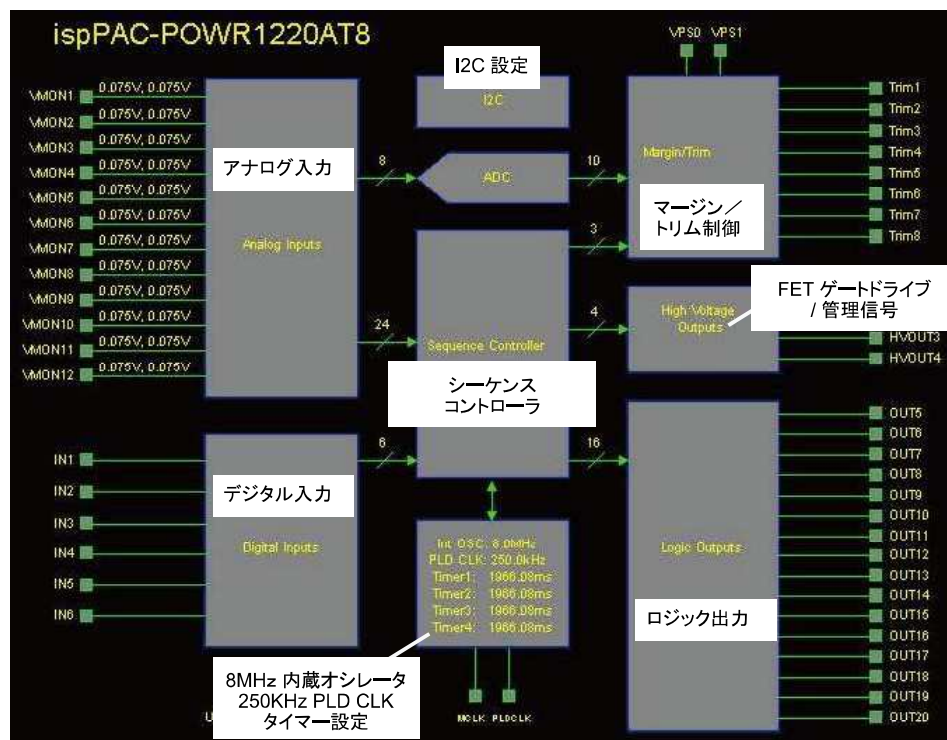
※3: ECP5 の SERDES などはフリーライセンスで設計可能

※4: Platform Manager2,L-ASC10 は Diamond、その他のデバイスは PAC Designer で設計可能

Mixed Signal Design Software PAC-Designer 設計ソフトウェア



- PAC-Designer は、パワーマネージャ及びプラットフォーム・マネージャ・デバイス用の完結した実装及び検証ソリューションです。
- Lattice Diamond ソフトウェアとシームレスに連携し、革新的なミクストシグナル・ソリューションを容易に開発できます。



ispPAC 開発画面 GUI から各種設定が可能

Embedded Design Software LatticeMico System 開発ツール



- Lattice FPGA に LatticeMico32 ソフトプロセッサ及び LatticeMico8 ソフトマイコンとペリフェラル回路を実装するために用いるソフトウェアです。
- ソフトウェアドライバと Eclipse ベースのソフトウェア開発環境を提供します。

23 評価ボード

iCE40 Ultra / UltraLite ブレークアウト・ボード

(型名 : iCE5LP4K-B-EVN / iCE40UL1K-B-EVN)

評価及び開発用の使いやすく、低コストのブレークアウト・ボード

36 ボール WLCSP/BGA パッケージ高集積デバイス iCE5LP4K / iCE40UL1K を使用し、開発用の多様な機能を実現可能です。

ユーザ機能のラピッド・プロトタイピング

各 I/O はヘッダに引き出されていて、ユーザ機能のプロトタイプ作成を効率化します。

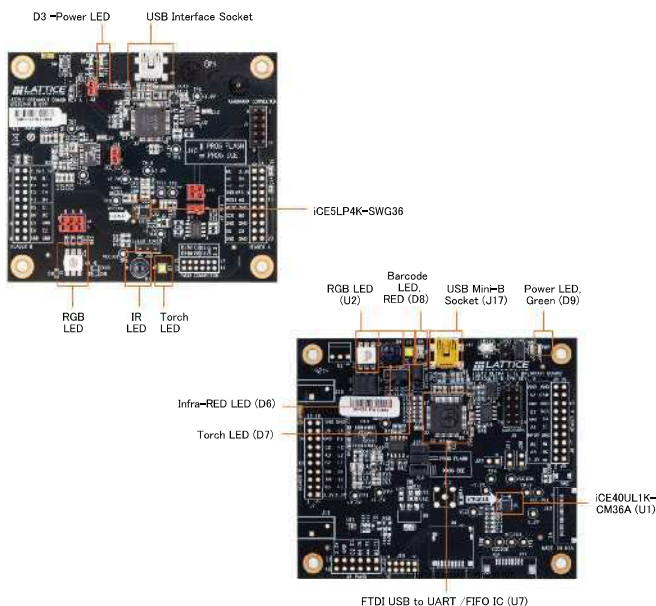
RGB LED、大電流トーチ LED、及び赤外線 LED を組み合わせて、LED 機能を容易に評価及び開発できます。

容易な接続とシンプルなプログラミング

シンプルな USB Mini ケーブルで電源供給及びプログラミングが可能で、ロード済み RGB LED のデモとソフトウェア GUI が付属しています。

Diamond Programmer ソフトウェアを使用して、オンボード SPI フラッシュをカスタムコードで再プログラミングできます。

iCEcube2 ソフトウェアを使用して、独自のデザインを開発できます。Diamond Programmer と iCEcube2 はどちらも無償でダウンロードできます。



機能

- 36 ボール WLCSP パッケージの iCE5LP (iCE5LP4K-SWG36) デバイス
- 36 ボール BGA パッケージの iCE40UL-1K (iCE401K-CM36A) デバイス
- 0.35mm ピッチ WLCSP / 0.40mm ピッチ BGA パッケージを使用したボードのレイアウト例
- 大電流 LED 出力
- リモコン機能用の赤外線トランシーバ
- iCE5LP4K / iCE40UL1K の電流測定
- 標準 USB ケーブルでデバイスをプログラミング
- RoHS 準拠のパッケージ及びプロセス
- ロード済み RGB LED デモ
- ソフトウェア実行用 GUI
- USB コネクタケーブル

キット内容

- iCE40 Ultra / UltraLite ブレークアウト・ボード
- 電源及びプログラミング用ミニ USB ケーブル

CrossLink: LIF-MD6000 - Master Link ボード

(型名 : LIF-MD6000-ML-EVN)

迅速な開発と性能評価

様々なビデオフォーマットのブリッジングソリューションを構築するために機能評価をすることができます。

システムインテグレーションのためのデータポートを提供

ソースシンクロナス評価のための SMA IO Link Board と 2.54mm ピンヘッダを搭載した Breakout IO Link Board を付属しています。



LIF-MD6000-ML-EVN



SMA-IOL-EVN



B-IOL-EVN

機能

- 81 ピン csfBGA の LIF-MD6000(LIF-MD6000-6MG81I) を搭載
- FTDI デバイスを使用した USB によるプログラミングをサポート
- MIPI DSI 評価用のコネクタを 4 つ搭載 (TX/ RX 各 2 つずつ)

キット内容

- LIF-MD6000 ボード (LIF-MD6000-ML-EVN)
- SMA IO Link Board (SMA-IOL-EVN)
- Breakout IO Link Board (B-IOL-EVN)
- 12V AC/DC 電源アダプタと国際的なプラグ・アダプター
- PC による FPGA プログラミングのための USB-A to USB-B (Mini) ケーブル
- QuickStart ガイド

ECP5 PCI Express 開発キット

(型名 : LFE5UM-85F-PB-EVN)

簡単に使用できる PCI Express 開発ボード

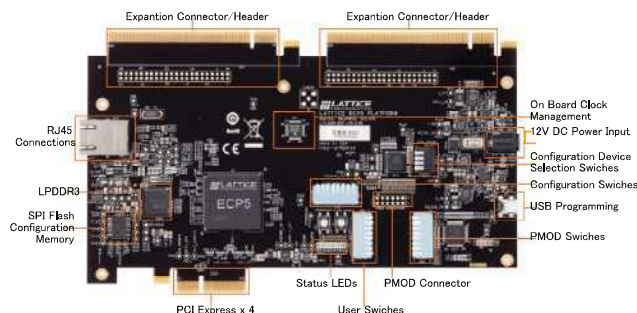
PCIe 技術評価を行うにあたり、設計者は ECP5 FPGA の特徴を用いて、開発、評価することができます。

ユーザ機能のラピッド・プロトタイピング

ECP5 PCI Express 開発ボードの特徴は、ラピッドプロトタイピングとして、ECP5 PCI Express 設計の開発、検証の面で、技術者を支援することができます。

概念実証デモ

制御プレーンからデータプレーン・アプリケーション、ドライバ、GUI、トップレベルのプロジェクト・ディレクトリの RTL ソースの範囲で提供されているいくつかの PCIe デモデザインがあります。



機能

- PCI Express form-factor – PCI Express x4 相互接続のデモンストレーションを可能にします
- UART とデバイス・プログラミングのための USB-B コネクション
- 10/100/1000 Ethernet から RGMII に変換する RJ45 インターフェイス
- オンボードブートフラッシュ – 128M シリアル SPI フラッシュ
- 8GB LPDDR3 メモリコンポーネント (256Mbx32)
- 拡張接続とヘッダ – ユーザ・プロトタイプ拡張に柔軟性を可能にします
- デモ目的のためのスイッチ、LED、ディスプレイ
- Lattice Diamond® プログラマ・コンフィグレーションをサポート
- オンボード・リファレンスクロックソース
- 簡単な電力測定 – 全ての ECP5 レールは、見込みがあるパワーレジスターを備えています

キット内容

- ECP5 PCI Express 開発ボード
- PC による FPGA プログラミングのための USB-A to USB-B (Mini) ケーブル
- 12V AC/DC 電源アダプタと国際的なプラグ・アダプター
- クイックスタートガイド

MachXO3L ブレークアウト・ボード

(型名 : LCMXO3L-DSI-EVN / LCMXO3L-SMA-EVN)

迅速な評価と開発

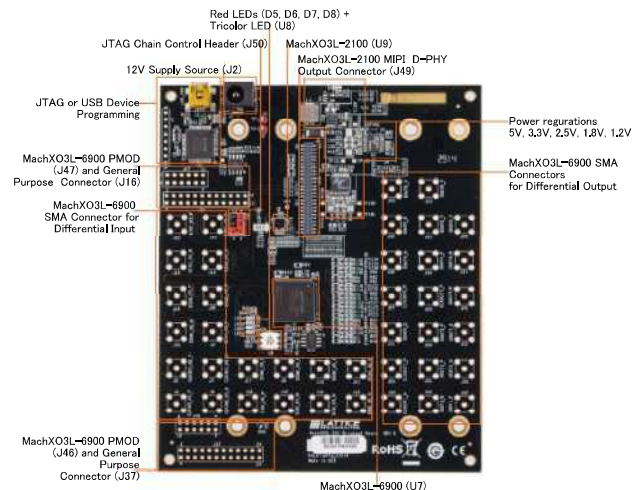
自由度の高い I/O ピンアクセスを提供する環境として、ラティス XO3L-2100 と XO3L-6900 の FPGA パフォーマンスや機能を評価できます。

あらゆる機会のためのボード

MachXO3L ブレークアウト・ボードは、すべてのプロトタイピングのニーズに合わせて DSI (LCMXO3L-DSI-EVN) または SMA (LCMXO3L-SMA-EVN) コネクタのいずれかで利用可能です。

柔軟な評価環境

CMOS の I/O、MIPI DSI、CSI-2 の Tx と Rx 機能、LED 駆動能力、JTAG や I2C、SPI フラッシュ動作を介してプログラミングやコンフィグレーションも評価できます。SMA ボードは、高速差動 I/O の評価を可能にします。



機能

- 49 ボール WLCSP の Lattice XO3L-2100 デバイスと 256 ボール caBGA パッケージの Lattice XO3L-6900 デバイスの両方を含みます
- XO3L-2100 部分は MIPI D-PHY レシーバとトランスミッターインターフェイスのために最適化されます
- XO3L-6900 部分は、柔軟な I/O 評価環境を SubLVDS、FPD-リンク、FPC-リンク、MIPI D-PHY ならびに他のソースシンクロナスタブ・プロトコルに提供します
- DSI コネクタ (LCMXO3L-DSI-EVN) または SMA (LCMXO3L-SMA-EVN) コネクタで利用できます
- CMOS I/Os、MIPI DSI、CSI-2 Tx と Rx 能力、LED 駆動能力、JTAG もしくは I2C を通したプログラミング、SPI フラッシュオペレーションを評価できます

キット内容

- MachXO3L SMA/DSI ブレークアウト・ボード
- 予めロードされたデモ
- 電源及びプログラミング用ミニ USB ケーブル
- クイックスタートガイド

24 FPGA/ 電源管理デバイス /CPLD パッケージ一覧

パッケージ名	サイズ (mm)	ピッチ (mm)	パッケージ形状
16 WLCSP (SWG16)	1.409 × 1.409	0.35	WLCSP
16 WLCSP (SWG16)	1.40 × 1.48	0.35	WLCSP
25 WLCSP (SWG25)	1.71 × 1.71	0.34	WLCSP
36 WLCSP (SWG36)	2.078 × 2.078	0.4	WLCSP
36 WLCSP (UWG36)	2.487 × 2.541	0.4	WLCSP
25 WLCSP (UWG25)	2.492 × 2.546	0.4	WLCSP
36 BGA (CM36)	2.5 × 2.5	0.4	BGA
36 ucfBGA (CM36)	2.5 × 2.5	0.4	ucfBGA
36 ucBGA (CM36)	2.5 × 2.5	0.4	ucBGA
36 WLCSP (UMG36)	2.535 × 2.535	0.4	WLCSP
49 ucBGA (CM49)	3 × 3	0.4	ucBGA
49 WLCSP (UWG49)	3.106 × 3.185	0.4	WLCSP
64 ucfBGA (UMG64)	3.5 × 3.5	0.4	ucfBGA
81 WLCSP (UWG81)	3.797 × 3.693	0.4	WLCSP
81 ucBGA (CM81)	4 × 4	0.4	ucBGA
64 ucBGA (UMG64)	4 × 4	0.4	ucBGA
64 ucBGA (UMN64)	4 × 4	0.4	ucBGA
81 csfBGA (MG81)	4.5 × 4.5	0.5	csfBGA
121 ucBGA (CM121)	5 × 5	0.4	ucBGA
81 csBGA (CB81)	5 × 5	0.5	csBGA
64 csBGA (MN64)	5 × 5	0.5	csBGA
121 csBGA (CB121)	6 × 6	0.5	csBGA
121 csfBGA (MG121)	6 × 6	0.5	csfBGA
132 ucBGA (UMN132)	6 × 6	0.4	ucBGA
80 cftBGA(JMG80)	6.5 × 6.5	0.65	ucBGA
225 ucBGA (CM225)	7 × 7	0.4	cftBGA
144 csBGA (MN144)	7 × 7	0.5	csBGA
132 csBGA (CB132)	8 × 8	0.5	csBGA
132 csBGA (MG132)	8 × 8	0.5	csBGA
184 csBGA (MG184)	8 × 8	0.5	csBGA
132 csBGA (MN132)	8 × 8	0.5	csBGA
256 csfBGA (MG256)	9 × 9	0.5	csfBGA
324 csfBGA (MG324)	10 × 10	0.5	csfBGA

パッケージ名	サイズ (mm)	ピッチ (mm)	パッケージ形状
285 csfBGA (MG285)	10 × 10	0.5	csfBGA
328 csBGA (MG328)	10 × 10	0.5	csBGA
256 caBGA (CT256)	14 × 14	0.8	csBGA
256 caBGA (BG256)	14 × 14	0.8	caBGA
324 caBGA (BG324)	15 × 15	0.8	caBGA
400 caBGA (BG400)	17 × 17	0.8	caBGA
332 caBGA (BG332)	17 × 17	0.8	caBGA
256 ftBGA (FTG256)	17 × 17	1.0	ftBGA
256 ftBGA (FTN256)	17 × 17	1.0	ftBGA
381 caBGA (BG381)	17 × 17	0.8	caBGA
237 ftBGA (FTG237)	17 × 17	1.0	ftBGA
484 fpBGA (FG484)	23 × 23	1.0	fpBGA
484 fpBGA (FN484)	23 × 23	1.0	fpBGA
554 caBGA (BG554)	23 × 23	0.8	caBGA
672 fpBGA (FN672)	27 × 27	1.0	fpBGA
756 caBGA (BG756)	27 × 27	0.8	caBGA
1156 fpBGA (FN1156)	35 × 35	1.0	fpBGA
48 TQFP (T48)	7 × 7	0.5	TQFP
48 TQFP (TN48)	7 × 7	0.5	48 TQFP
100 VQFP (VQ100)	14 × 14	0.5	VQFP
100 TQFP (TG100)	14 × 14	0.5	TQFP
100 TQFP (TN100)	14 × 14	0.5	TQFP
100 TQFP (T100)	14 × 14	0.5	TQFP
100 TQFP (TN100)	14 × 14	0.5	TQFP
144 TQFP (VQ144)	20 × 20	0.5	TQFP
144 TQFP (TG144)	20 × 20	0.5	TQFP
144 TQFP (TN144)	7 × 7	0.5	TQFP
208PQFP (QN208)	28 × 28	0.5	PQFP
24QFNS (SN24)	4 × 4	0.5	QFNS
32QFNS (SN32)	5 × 5	0.5	QFNS
48QFN (SG48)	7 × 7	0.5	QFN
48QFN (SG48)	7 × 7	0.5	QFNS
84QFN (QN84)	7 × 7	0.5	QFN

* パッケージのサイズは正式寸法となります。

* パッケージサイズに関する資料につきましては、以下のラティセセミコンダクター社のホームページをご参照ください。
http://www.latticesemi.com/view_document?document_id=213

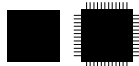
VQFP / TQFP / PQFP / QFN / QFNS



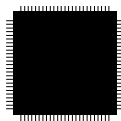
4.0 × 4.0mm



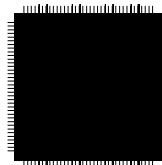
5.0 × 5.0mm



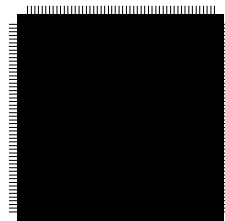
7.0 × 7.0mm



14 × 14mm



20 × 20mm



28 × 28mm

BGA / caBGA / csBGA / csfBGA / fpBGA /
ftBGA / ucBGA / WLCSP

1.4 × 1.4mm



1.7 × 1.7mm



2.1 × 2.1mm



2.5 × 2.5mm



3.0 × 3.0mm



3.1 × 3.2mm



3.5 × 3.5mm



3.8 × 3.7mm



4.0 × 4.0mm



4.5 × 4.5mm



5.0 × 5.0mm



6.0 × 6.0mm



6.5 × 6.5mm



7.0 × 7.0mm



8.0 × 8.0mm



9.0 × 9.0mm



10.0 × 10.0mm



14.0 × 14.0mm



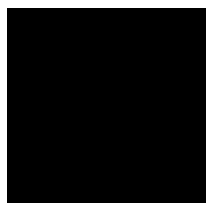
15.0 × 15.0mm



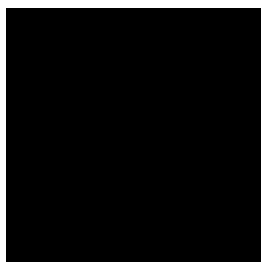
17.0 × 17.0mm



23.0 × 23.0mm



27.0 × 27.0mm



35.0 × 35.0mm

* パッケージ寸法は小数点第 1 位までの表示となります。

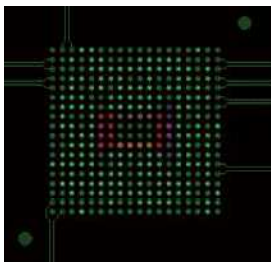
25 アートワーク例

MachXO3 : LCMXO3L-6900-MG324

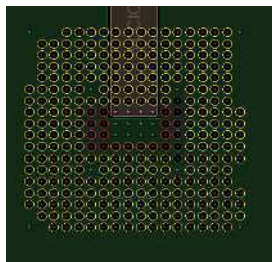
パッケージ : 324 csfBGA (10 x 10mm x 0.50mm ピッチ)

・ドリル径 / 線幅 / 線間 : 0.10 mm / 0.10 mm / 0.10 mm

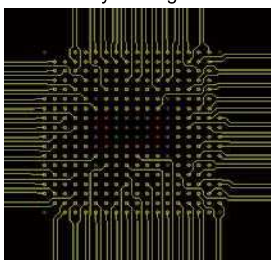
Layer 1 Primary



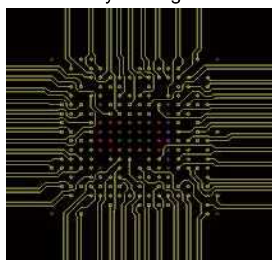
Layer 2 GND



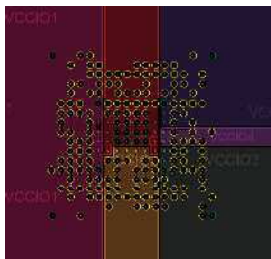
Layer 3 Signal



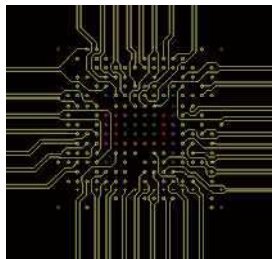
Layer 4 Signal



Layer 5 Power



Layer 6 Secondary

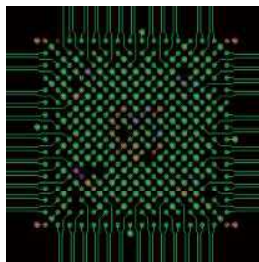


MachXO3 : LCMX3L-6900-BC256

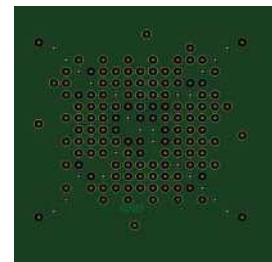
パッケージ : 256 caBGA (14 x 14mm x 0.80mm ピッチ)

・ドリル径 / 線幅 / 線間 : 0.25 mm / 0.10 mm / 0.10 mm

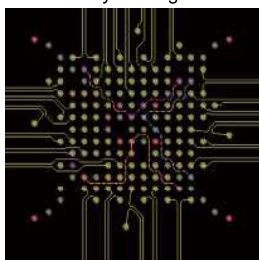
Layer 1 Primary



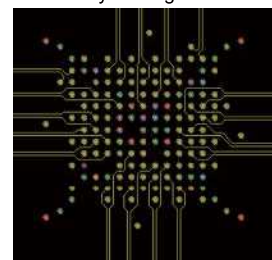
Layer 2 GND



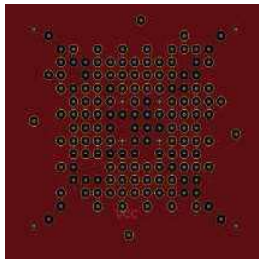
Layer 3 Signal



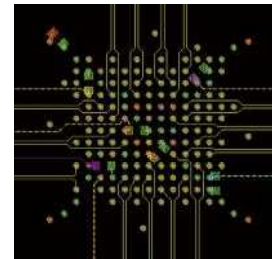
Layer 4 Signal



Layer 5 VCC Plane



Layer 6 Secondary

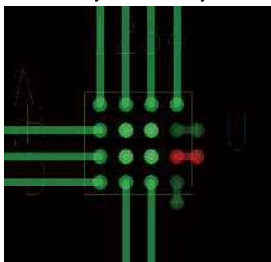


iCE40 LP : iCE40LP1K-SWG16

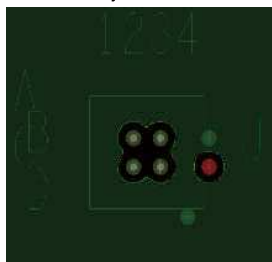
パッケージ : 16 WLCSP (1.40 x 1.48mm x 0.35mm ピッチ)

・ドリル径 / 線幅 / 線間 : 0.10 mm / 0.10 mm / 0.10 mm

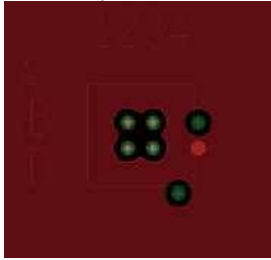
Layer 1 Primary



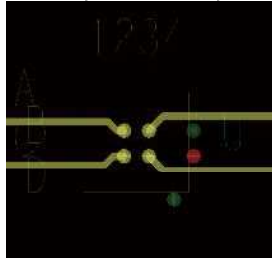
Layer 2 GND



Layer 3 Power



Layer 4 Secondary

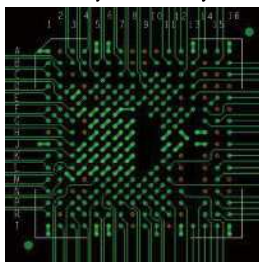


Platform Manager 2 : LPTM21-237ftBGA

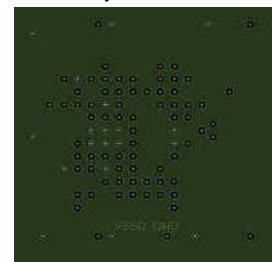
パッケージ : 237 ftBGA (1.7 x 1.7mm x 1.00mm ピッチ)

・ドリル径 / 線幅 / 線間 : 0.25 mm / 0.254 mm / 0.254 mm

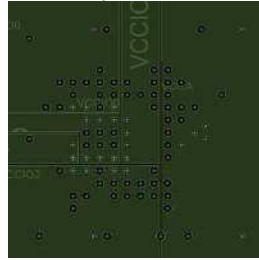
Layer 1 Primary



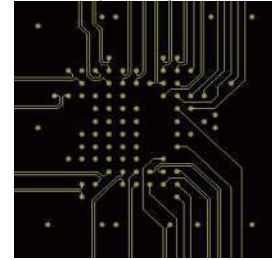
Layer 2 GND



Layer 3 Power



Layer 4 Signal



ドキュメント

アプリケーションノート

TN1074

BGA パッケージの PCB レイアウトの推奨事例

* その他のパッケージに関するアートワーク事例につきましては、以下のラティセセミコンダクター社のホームページ / アプリケーションノートをご参照ください。
http://www.latticesemi.com/view_document?document_id=671

INFORMATION

カタログご利用に際してのご案内と注意事項について

- * 本カタログに記載された会社名、ロゴ、ブランド名、製品名は各社の商標および登録商標です。
- * その他すべての商標および登録商標はそれぞれの所有者に帰属します。
- * 本カタログに記載された製品を他製品と組み合わせて、または他製品に組み込んで使用される二次製品、三次製品について、第三者との間に特許権、実用新案権、回路配置利用権、著作権、その他の知的財産に関する紛争が発生した場合には、責任を負いかねます。製品をご使用される方の責任において処理、解決ください。
- * 「外国為替および外国貿易法」に基づく規制物質が含まれている製品を輸出される場合は、同法に基づく許可が必要となります。
- * 本カタログに掲載された内容・仕様は 2016 年 8 月時点の資料を基に作成しており、予告なく変更される場合がございます。製品選定の際は最新情報をご確認ください。
- * 本カタログに掲載された全ての製品において、人身傷害、死亡、または財産的損害、環境破壊が発生する可能性がある製品への使用を禁止しております。本カタログに記載された製品をご検討の際には必ず下記をご確認ください。

Lattice Legal Notice : <http://www.latticesemi.com/en/About/LegalNotices>

本プロダクトガイドには参考資料として右記マークを表示しています。
ラティスセミコンダクター社のホームページよりアイコン内の英数字を入力し検索してください。

	データシート
	ユーザガイド

ラティスセミコンダクター社 ホームページ : <http://www.latticesemi.com/>



会社概要

会 社 名	東京エレクトロン デバイス株式会社
本 社	〒221-0056 神奈川県横浜市神奈川区金港町1番地4 横浜イーストスクエア TEL.045-443-4000(代表) FAX.045-443-4050 https://www.teldevice.co.jp/
設 立	1986年3月3日
代 表 者	代表取締役社長 徳重 敦之
資 本 金	24億9千5百万円
上場金融商品取引所	東京証券取引所 市場第一部(証券コード:2760)
売 上 高	1,598億4千1百万円(2018年3月期)
従 業 員 数	1,066名(2018年3月31日現在)
事 業 内 容	1.半導体及び電子デバイス(EC)事業 半導体、ボード、ソフトウェア、電子部品等の販売、設計・開発 2.コンピュータシステム関連(CN)事業 ネットワーク、ストレージ、ソフトウェアの販売、保守サービス
子 会 社	株式会社ファースト 株式会社アパール長崎 東電電子零件亞太區有限公司(TED APAC) 上海華桑電子零件貿易有限公司(TED 上海) TOKYO ELECTRON DEVICE SINGAPORE PTE.LTD.(TED シンガポール) TOKYO ELECTRON DEVICE (THAILAND) LIMITED.(TED タイ) inrevium AMERICA, INC. (IAI) TOKYO ELECTRON DEVICE CN AMERICA, INC.(TED CN アメリカ)
関 連 会 社	Fidus Systems Inc. ビステル株式会社 上海新致華桑電子有限公司 無錫新致華桑電子有限公司

国内拠点網

(2018年8月時点)

- 本社
〒221-0056 神奈川県横浜市神奈川区金港町1-4
横浜イーストスクエア(6F) TEL.045-443-4000(代表)
- 仙台営業所
〒983-0852 宮城県仙台市宮城野区榴岡2-5-30
SFI仙台ビル(6F) TEL.022-298-7184
- 水戸営業所
〒310-0026 茨城県水戸市泉町1-2-4
水戸泉町第一生命ビル(8F) TEL.029-227-6552
- 松本営業所
〒390-0811 長野県松本市中央1-17-16
松本中央ビル(5F) TEL.0263-36-8112
- 大宮営業所
〒330-0854 埼玉県さいたま市大宮区桜木町1-9-1
三谷ビル(2F) TEL.048-658-3690
- 立川営業所
〒190-0012 東京都立川市曙町2-22-20
立川センタービル(11F) TEL.042-548-0255
- 三島営業所
〒411-0036 静岡県三島市一番町15-19
TGビル(5F) TEL.055-991-1473
- 浜松営業所
〒430-7721 静岡県浜松市中区板屋町111-2
浜松アクトタワー(21F) TEL.053-459-2204
- 名古屋営業所
〒451-0045 愛知県名古屋市中区名駅2-27-8
名古屋プライムセントラルタワー(8F) TEL.052-562-0825
- 大阪オフィス
〒540-6033 大阪府大阪市中央区城見1-2-27
クリスタルタワー(33F) TEL.06-4792-1901
- 京都営業所
〒600-8411 京都府京都市下京区烏丸通四条下ル水銀屋町612
四条烏丸ビル(5F) TEL.075-257-5231
- 福岡営業所
〒810-0001 福岡県福岡市中央区天神4-6-7
天神クリスタルビル(11F) TEL.092-721-5745
- エンジニアリングセンター
〒224-0045 神奈川県横浜市都筑区東方町17
インレビウムカンパニー TEL.045-474-7058

※本パンフレットに記載された会社名または商品名 サービス名は各社の商標または登録商標です。



東京エレクトロン デバイス株式会社

インダストリアルソリューションカンパニー INプロダクト2部
<http://www.teldevice.co.jp/product/lattice>

本社:〒221-0056 神奈川県横浜市神奈川区金港町1番地4 横浜イーストスクエア
Tel.045-443-4029