



本社：〒160-8366

東京都新宿区西新宿 6 丁目 24 番 1 号

西新宿三井ビルディング

報告書番号：PCN#20070709000

2007 年 9 月 12 日

お客様各位

日本テキサス・インスツルメンツ株式会社
営業・技術本部 ビジネスオペレーションズ部
カスタマドキュメント マネージャ 牧 達郎 (牧)

DaVinci DM644xx製品 Revision 2.0 チップ改定予定のご案内

拝啓 貴社益々ご清栄の事とお喜び申し上げます。平素は弊社製品のご愛顧を賜り、厚く御礼申し上げます。さて、標題の件につきまして下記にご連絡申し上げます。ご査収の程、宜しく願い申し上げます。

敬具

－ 記 －

通知タイプ	☒ Initial notice (Plan)	☐ Final notice
変更概要	☒ Design/Specification	☒ Design ☐ Electrical ☐ Mechanical
	Wafer Fab	☐ Site ☐ Process ☐ Material
	Wafer Bump	☐ Site ☐ Process ☐ Material
	Assembly	☐ Site ☐ Process ☐ Material
	Test	☐ Site ☐ Process
	Others	☐ Packing/Shipping/Labeling ☐ -
変更内容	DaVinci DM644xx製品 Revision 2.0 チップ改定 現行：チップレビジョン 1.X 変更後：チップレビジョン 2.0	
対象製品	対象製品リスト参照	
変更時期	12 月中旬の出荷より予定しています。	
品質認定試験	☒ 計画	☐ 終了
製品表示	☐ 変更無し	☒ 変更あり
備考	－	

尚、変更時期につきましては、在庫状況により異なりますので、担当営業にお問い合わせ下さい。
また、ご不明な点、ご質問等がございましたら、担当営業或いはpcn_tij@list.ti.comにお問い合わせ下さい。

以上

変更内容

内容：弊社 ASP-DSP (アプリケーションスペシフィックプロダクト/DSP) DaVinci DM644xx製品について現行のチップレビジョン 1.X 全ての製品をチップレビジョン 2.0 製品に移行する予定です。今回のチップレビジョン 2.0 製品では、c64x, DDR-Phy, USB-Phyの改定を含め、チップレビジョン 1.Xのエラッタ 16項目への対応を実施しました。尚、チップレビジョン 1.X エラッタにつきましてWebサイト：<http://www.ti.com/lit/pdf/sprz246c> をご参照ください。また、チップレビジョン 2.0 製品では、製品名のパッケージ記号の前に“A”の文字を追記する予定です。

変更内容

チップレビジョン
製品名変更 (例)

現行

1.x
TMS320DM6441ZWT

変更後

2.0
TMS320DM6441AZWT

理由：チップレビジョン 1.X エラッタの対応の為

詳細：チップレビジョン 2.0での対応エラッタ項目は下記の通りです。

Advisory #	Subject
1.3.1	VPBE: Limited OSD Window Addressing Range
1.3.2	EMU: Loss of DSP/ARM/ARM ETM Cross Triggering Capability Halts Emulation
1.3.6	DSP Shutdown: DSP Clock Stop Sequence Does Not Work
1.3.7	VLYNQ: VLYNQ Clock Buffer has Limited Drive Strength
1.3.8	VPBE: OSD Field Signal is Inverted for All but Video Window 0
1.3.9	VPBE: Video Window 0 is Shifted When Overlaid by Video Window 1
1.3.10	VPBE: RGB888 Video Windows Corrupted When Overlaid by OSD Windows
1.3.14	Device Configuration: MSTPRI0 Register Does Not Work. MSTPRI1 Register Affects All Fixed-Priority Masters
1.3.15	Clock Domain: Peripherals in the Fixed-Clock Domain (MXI) may Lose Register Contents if Clock is Turned Off
1.3.16	L1D Cache: C64x+ L1D Cache May Lose Data or Hang DMA Operations Under Certain Conditions
1.3.17	DSP Subsystem: C64x+ CPU STORE Instruction to Any MMRs or EMIFA While IDMA Channel 0 Transfer in Progress Can Hang C64x+ CPU
1.3.22	PSC: PTSTAT Register Does Not Clear After Warm/Maximum Reset
1.3.23	EMU: Poor Quality of the RTCK and TDO Emulation Signals May Cause Loss of Synchronization
1.3.24	ARM: Concurrent Accesses to ARM DTCM May Fail
1.3.25	VPBE: AC Timings Differ From Data Manual Specifications
1.3.26	USB: Electrostatic Discharge (ESD) Sensitivity Classification

対象製品リスト

対象製品名			
DM6446M1CD1C2104SC	TMS320DM6441ZWT	TMS320DM6443ZWT	TMS320DM6446ZWT
DM644NECED1C2102VC	TMS320DM6442ZWT	TMS320DM6444ZWT	TMS320DM6447ZWT

信頼性試験

信頼性試験 - 試料構成詳細

Device:	DaVinci		
Device Code:	TMS320DM6441	TMS320DM6443	TMS320DM6446ZWT
Die Rev:	2.0	2.0	2.0
Die dimensions(mm):	6.6 x 7.1	6.6 x 7.1	6.6 x 7.1
信頼性試験計画			
Reliability Test	Condition / Duration		# of lot / Sample Size
ESD-HBM	±2.0 kV		1 / 9
ESD-CDM	±500 V		1 / 9
Latch-up	± 100mA & 1.5*Vmax @ 90°C		3 / 5