



本社：〒160-8366
東京都新宿区西新宿 6 丁目 24 番 1 号
西新宿三井ビルディング

報告書番号：PCN#20090618002
2009 年 7 月 21 日

お客様各位

日本テキサス・インスツルメンツ株式会社
営業・技術本部 カスタムドキュメント
マネージャ 牧 達郎 (牧)

データシート訂正(DAC712 製品)のご案内

拝啓 貴社益々ご清栄の事とお喜び申し上げます。平素は弊社製品のご愛顧を賜り、厚く御礼申し上げます。さて、標題の件につきまして下記にご連絡させていただきます。ご査収の程、宜しくお願い申し上げます。

敬具

－ 記 －

通知タイプ	☐ Initial notice (Plan)	☒ Final notice
変更概要	☒ Design/Specification	☐ Design ☒ Electrical ☐ Mechanical
	Wafer Fab	☐ Site ☐ Process ☐ Material
	Wafer Bump	☐ Site ☐ Process ☐ Material
	Assembly	☐ Site ☐ Process ☐ Material
	Test	☐ Site ☐ Process
	Others	☐ Packing/Shipping/Labeling ☐ -
変更内容	ELECTRICAL CHARACTERISTICS Table 項の記載訂正 現行 : Gain Error (TMIN to TMAX)項目の記載 変更後 : Gain Error (TMIN to TMAX)項目の記載訂正	
対象製品	対象製品リスト参照	
変更時期	データシート訂正は7月上旬に実施済みです。	
品質認定試験	☐ 計画	☐ 終了
製品表示	☒ 変更無し	☐ 変更あり
備考	—	

尚、ご不明な点、ご質問等がございましたら、担当営業或いはpcn_tij@list.ti.comにお問い合わせ下さい。

以上

変更内容

内容：今回のお知らせは、通知のみを目的としたものになります。
発行済みのデータシートに訂正箇所がありその訂正をお知らせするものです。弊社 HPA(ハイパフォーマンスアナログ) DAC712製品について、製品の変更は一切ありませんが、製品特性をより反映する為にデータシートの記載訂正を実施しました。尚、今回の変更で訂正対象項目を除き、製品についての互換性(寸法/公差), 外観, 品質, 信頼性への影響はありません。

理由：製品特性をより反映する為

対象製品リスト

対象製品名			
DAC712P	DAC712PK	DAC712U	DAC712UK
DAC712PB	DAC712PKG4	DAC712UB	DAC712UKG4
DAC712PBG4	DAC712PL	DAC712UBG4	DAC712UL
DAC712PG4	DAC712PLG4	DAC712UG4	DAC712ULG4

詳細：

1. Datasheet#

SBAS023 ⇒ SBAS023A

<http://focus.ti.com/lit/ds/symlink/dac712.pdf>

Item	Page/Location	Description of Change
C.1	Pg 5. , Gain Error (TMIN to TMAX) ELECTRICAL CHARACTERISTICS Table	Correction of spec limit typo

注記) この表はデータシートのすべての変更を包括しているものではありません。弊社の品質管理規定に則して通知する必要があると判断された項目のみ記載しています。情報の確認には最新のデータシートを参照ください。

C1 Pg 5. , Gain Error (TMIN to TMAX), ELECTRICAL CHARACTERISTICS Table

ELECTRICAL

At $T_A = +25^\circ\text{C}$, $+V_{CC} = +12\text{V}$ and $+15\text{V}$, $-V_{CC} = -12\text{V}$ and -15V , unless otherwise noted.

	DAC712PK, UK			DAC712PL, UL			
PARAMETER	MIN	TYP	MAX	MIN	TYP	MAX	UNITS
TRANSFER CHARACTERISTICS							
ACCURACY							
Linearity Error	15		±2	16		±2	LSB
T _{MIN} to T _{MAX}			±2			±2	LSB
Differential Linearity Error			±2			±1	LSB
T _{MIN} to T _{MAX}			±2			±1	LSB
Monotonicity Over Temp							Bits
Gain Error ⁽³⁾			±0.1			*	%
T _{MIN} to T _{MAX}			±0.15			±0.02	%
Bipolar Zero Error ⁽³⁾			±0.1			*	% FSR ⁽²⁾
			±20			*	mV
T _{MIN} to T _{MAX}			±0.15			±0.15	% FSR
		±30		*	mV		
Power Supply Sensitivity of Full Scale		±0.003		*	%FSR/% V _{CC}		
		±30		*	ppm FSR/% V _{CC}		

* Same specification as grade to the left.

NOTES: (1) Digital inputs are TTL and +5V CMOS compatible over the specification temperature range. (2) FSR means Full Scale Range. For example, for a $\pm 10\text{V}$ output, FSR = 20V. (3) Errors externally adjustable to zero.



ELECTRICAL CHARACTERISTICS: DAC712PK, UK, PL, UL

At $T_A = +25^\circ\text{C}$, $+V_{CC} = +12\text{V}$ and $+15\text{V}$, and $-V_{CC} = -12\text{V}$ and -15V , unless otherwise noted.

PARAMETER	TEST CONDITIONS	DAC712PK, UK			DAC712PL, UL ⁽¹⁾			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
TRANSFER CHARACTERISTICS								
ACCURACY								
Linearity Error				±2				LSB
T _{MIN} to T _{MAX}				±2				LSB
Differential Linearity Error				±2			±1	LSB
T _{MIN} to T _{MAX}				±2			±1	LSB
Monotonicity Over Temperature		15			16			Bits
Gain Error ⁽³⁾				±0.1				%
T _{MIN} to T _{MAX}				±0.15			±0.2	%
Bipolar Zero Error ⁽³⁾				±0.1				% FSR ⁽⁴⁾
				±20				mV
T _{MIN} to T _{MAX}				±0.15				% FSR
				±30				mV
Power-Supply Sensitivity of Full-Scale				±0.003				% FSR/% V _{CC}
				±30				ppm FSR/% V _{CC}

(1) Shaded cells indicate same specification as the DAC712PK, UK grade.

(3) Errors externally adjustable to zero.

(4) FSR means Full-Scale Range. For example, for a $\pm 10\text{V}$ output, FSR = 20V.