



本社：〒160-8366

東京都新宿区西新宿 6 丁目 24 番 1 号

西新宿三井ビルディング

報告書番号：PCN#20090625001

2009 年 7 月 13 日

お客様各位

日本テキサス・インスツルメンツ株式会社

営業・技術本部 カスタムドキュメント

マネージャ 牧 達郎 (牧)

MAX3232/TRS3232 製品 前処理サイト追加/チップ一部改定のご案内

拝啓 貴社益々ご清栄の事とお喜び申し上げます。平素は弊社製品のご愛顧を賜り、厚く御礼申し上げます。さて、標題の件につきまして下記にご連絡させていただきます。ご査収の程、宜しくお願い申し上げます。

敬具

－ 記 －

記

通知タイプ	☐ Initial notice (Plan)		☒ Final notice	
変更概要	☒ Design/Specification	☒ Design	☐ Electrical	☐ Mechanical
	☒ Wafer Fab	☒ Site	☒ Process	☐ Material
	Wafer Bump	☐ Site	☐ Process	☐ Material
	Assembly	☐ Site	☐ Process	☐ Material
	Test	☐ Site	☐ Process	
	Others	☐ Packing/Shipping/Labeling		☐ -
変更内容	MAX3232/TRS3232 製品 前処理サイト追加/チップ一部改定 現行 : TI-DFAB(Dallas), チップ一部改定 未対応 変更後: TI-DFAB(Dallas), TI-SFAB(Sherman), チップ一部改定 対応			
対象製品	対象製品リスト参照			
変更時期	10 月中旬の出荷より予定しています。			
品質認定試験	☐ 計画		☒ 終了	
製品表示	☐ 変更無し		☒ 変更あり	
備考	—			

尚、変更時期につきましては、在庫状況により異なりますので、担当営業にお問い合わせ下さい。また、ご不明な点、ご質問等がございましたら、担当営業或いはpcn_tij@list.ti.comにお問い合わせ下さい。

以上

変更内容

内容：弊社 HVAL-SLL(汎用リニアロジック) MAX3232/TRS3232製品の前処理サイトについて、現行 TI-DFAB(Dallas, 米国) サイトにて製造しておりますが、製品供給能力確保の為に、これに加えて、TI-SFAB(Sherman, 米国) サイトによる製造を追加し認定しました。これに伴い、SpWellプロセス特性を活用する為に、若干のチップ改定を実施すると同時に、TI-SFABサイトにおけるSpWellによるLBC3Sプロセスを認定しました。SpWellは、両前処理サイト間における現行標準化プロセスへの単純に追加されるプロセスステップになります。

プロセス拡張及びチップ一部改定により、pWellのドライバ出力トランジスタが寄生ブレイクダウン状態へ陥りにくくなります。SpWell拡張のLBC3Sプロセスは、TI-SFABサイトにおいて、既に量産中の認定済みプロセスです。尚、今回の変更で、製品についての互換性(寸法/公差), 外観, 動作特性, 品質, 信頼性への影響はありません。

変更内容

前処理サイト/
プロセス
チップレビジョン B (TI-DFAB)

現行

TI-DFAB LBC3Sプロセス

変更後

TI-DFAB LBC3Sプロセス

TI-SFAB SpWell拡張 LBC3Sプロセス

B (TI-DFAB)

D (TI-SFAB)

理由：製品供給能力確保の為

対象製品リスト

対象製品名				
MAX3232CD	MAX3232CPW	MAX3232IDRE4	TRS3232CDBG4	TRS3232IDBG4
MAX3232CDB	MAX3232CPWE4	MAX3232IDRG4	TRS3232CDBR	TRS3232IDBR
MAX3232CDBE4	MAX3232CPWG4	MAX3232IDW	TRS3232CDBRG4	TRS3232IDBRG4
MAX3232CDBG4	MAX3232CPWR	MAX3232IDWE4	TRS3232CDG4	TRS3232IDG4
MAX3232CDBR	MAX3232CPWRE4	MAX3232IDWG4	TRS3232CDR	TRS3232IDR
MAX3232CDBRE4	MAX3232CPWRG4	MAX3232IDWR	TRS3232CDRG4	TRS3232IDRG4
MAX3232CDBRG4	MAX3232ID	MAX3232IDWRE4	TRS3232CDW	TRS3232IDW
MAX3232CDE4	MAX3232IDB	MAX3232IDWRG4	TRS3232CDWG4	TRS3232IDWG4
MAX3232CDG4	MAX3232IDBE4	MAX3232IPW	TRS3232CDWR	TRS3232IDWR
MAX3232CDR	MAX3232IDBG4	MAX3232IPWE4	TRS3232CDWRG4	TRS3232IDWRG4
MAX3232CDRE4	MAX3232IDBR	MAX3232IPWG4	TRS3232CPW	TRS3232IPW
MAX3232CDRG4	MAX3232IDBRE4	MAX3232IPWR	TRS3232CPWG4	TRS3232IPWG4
MAX3232CDW	MAX3232IDBRG4	MAX3232IPWRE4	TRS3232CPWR	TRS3232IPWR
MAX3232CDWG4	MAX3232IDE4	MAX3232IPWRG4	TRS3232CPWRG4	TRS3232IPWRG4
MAX3232CDWR	MAX3232IDG4	TRS3232CD	TRS3232ID	
MAX3232CDWRG4	MAX3232IDR	TRS3232CDB	TRS3232IDB	

製品表示

この変更に伴い、出荷ラベルに記載のチップレビジョン(ラベルの"2P"の箇所)、前処理サイト記号(ラベルの"20L"の箇所)及び生産国記号(ラベルの"21L"の箇所)は、前処理サイト毎に表1の様になり、ラベル上の表示箇所例を図1に示します。

	現行	追加変更
Fab Site: 前処理サイト	TI-DFAB	TI-SFAB
Chip Revision (2P): チップレビジョン	B	D
Chip Site Origin (20L): 前処理サイト記号	DLN	SHE
Chip Country Origin (21L): 生産国記号	USA	USA

表1 出荷ラベルの前処理サイト記号及び生産国記号表示について



図1 出荷ラベルの表示箇所例

信頼性試験

信頼性試験結果

信頼性試験結果				
信頼性試験期間	開始	—	終了	2009 年 6 月 23 日
信頼性試験 - 試料構成詳細				
Qual Device:	TRS3232DB		TRS3243CDB	
Wafer Fab Site:	SFAB		SFAB	
Wafer Fab Process:	LBC3S (SPWELL)		LBC3S (SPWELL)	
Die Protective Coating:	10KACN		10KACN	
Metallization:	TiW/AICu.5%		TiW/AICu.5%	
MSL:	JEDEC LEVEL-1/260C		JEDEC LEVEL-1/260C	
信頼性試験結果				
Reliability Test	Condition / Duration		Sample Size/ Fails	
Life Test	150C, 300 Hrs		116/0	
**Biased HAST	130C/85%RH,96 Hrs		77/0	
**Autoclave	121C, 96 Hrs.		77/0	
**Temp Cycle	-65/150C, 1000 cycles		77/0	
ESD - HBM	3 Units/level, 2.5 kV		3/0	
ESD - CDM	3 Units/level, 1.5 kV		3/0	
ESD - MM	3 Units/level, 250 V		3/0	
Latch-up	per JESD 78, Class II		6/0	
Electrical Char.	Side by side comparison		Approved	
Manufacturability (Wafer Fab)	Per mfg. site spec		Approved	
Note: ** Preconditioning performed	JEDEC L-1/260C			