



本社：〒160-8366
東京都新宿区西新宿 6 丁目 24 番 1 号
西新宿三井ビルディング

報告書番号：PCN#20100823001A
2010 年 9 月 20 日

お客様各位

日本テキサス・インスツルメンツ株式会社
営業・技術本部 カスタムドキュメント
マネージャ 牧 達郎 (牧)

ASP TMS320C671x製品 Backend前処理サイト追加のご案内

拝啓 貴社益々ご清栄の事とお喜び申し上げます。平素は弊社製品のご愛顧を賜り、厚く御礼申し上げます。さて、標題の件につきましてご連絡させていただきます。ご査収の程、宜しく願い申し上げます。

今回のお知らせは、変更実施についての連絡になります。変更の詳細は、次頁以降をご参照下さい。

本通知は、いかなる製品の製造終了に関する状況を変更するものではございません。既に製造終了の連絡をさせていただいている場合には、本通知によって、既通知の最終受注日及び最終出荷日が延長されることはございません。

お客様におかれましては、本通知発行日後、**30** 日以内に通知確認のご連絡をお願いいたします。また、変更前の製品サンプル作製は行わない為、変更品評価用サンプルご入用の場合には、事前に本通知発行日後 30 日以内にご依頼をお願いいたします。変更時期につきましては、次頁以降の変更時期をご参照下さい。お客様の受領連絡及びサンプル依頼は PCN 担当マネージャ或いは担当営業にご連絡下さい。

変更品の出荷につきましては、お客様との早期変更実施の個別契約を締結している場合を除いては、本通知発行日より **90** 日以降に予定いたしております。この通知期間は、弊社品質標準に基づいております。本変更に対するお客様個別のご要求に関しましては、個別契約にて承ります。弊社と合意済みの個別要求につきましては、別途対応させていただきます。担当営業にご確認下さい。

本通知は、通知日前 24 ヶ月以内に本変更対象製品をご購入いただいたお客様に連絡させていただいております。

尚、変更時期につきましては、在庫状況により異なりますので、担当営業にお問い合わせ下さい。また、ご不明な点、ご質問等がございましたら、担当営業或いはpcn_tij@list.ti.comにお問い合わせ下さい。

以上

変更概要

通知タイプ	☐ Initial notice (Plan)	☒ Final notice		
変更概要	Design/Specification	☐ Design	☐ Electrical	☐ Mechanical
	☒ Wafer Fab	☒ Site	☐ Process	☐ Material
	Wafer Bump	☐ Site	☐ Process	☐ Material
	Assembly	☐ Site	☐ Process	☐ Material
	Test	☐ Site	☐ Process	
	Others	☐ Packing/Shipping/Labeling	☐ -	
変更内容	ASP TMS320C671x製品 Backend前処理サイト追加 現行 : TI-DMOS5 (Dallas, 米国) 変更後 : TI-DMOS5 (Dallas, 米国)、SMIC社(中国)			
対象製品	対象製品リスト参照			
変更時期	2011 年 1 月上旬の出荷より予定しています。 (サンプルは 11 月上旬の出荷より予定しています。)			
品質認定試験	☐ 計画	☒ 終了		
製品表示	☒ 変更無し	☐ 変更あり		
備考	-			

変更内容

内容：弊社 ASP (アプリケーションスペシフィックプロダクト) TMS320C671x製品のBackend前処理サイトについて、現行 TI-DMOS5 (Dallas, 米国) サイトにて製造していますが、供給能力確保の為に、これに加えて、SMIC社(中国)サイトを追加し認定しました。本変更は、Backend前処理サイトのみの追加変更で、Frontend前処理サイトについては、現行 TI-DMOS5サイトに変更ありません。Backend/Frontend前処理工程の違いについては下記を参照下さい。尚、今回の変更で、製品についての互換性(寸法/公差), 外観, 動作特性, 品質, 信頼性への影響はありません。

変更内容

Backend前処理サイト

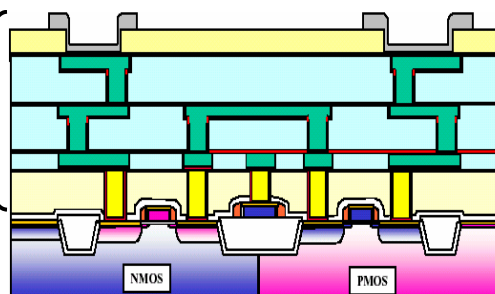
現行

TI-DMOS5 (Dallas, 米国)

変更後

TI-DMOS5 (Dallas, 米国)
SMIC社(中国)**Backend :** (薄膜抵抗体/メタル配線工程以降)

各素子を電気的につなぐ金属配線工程を指します。

**Frontend :** (薄膜抵抗体/メタル配線工程前)

トランジスタ・キャパシタ・抵抗などの素子を形成する製造工程。素子の基本特性は、この工程で決まります。



理由：供給能力確保の為

対象製品リスト

対象製品名				
D60YA003BPYP225	TMS320C6711DZDP200	TMS320C6713BGDP225	TMS320C6713BZDP225	TMS32C6713BGDPA200
D610A003BPYP225	TMS320C6711DZDP250	TMS320C6713BGDP300	TMS320C6713BZDP300	TMS32C6713BPYP167
D610A003BZDP225	TMS320C6712DGDPI50	TMS320C6713BPYP200	TMS320SP6713BGDP25	TMS32C6713BPYP200
TMS320C6711DGDPI200	TMS320C6712DZDP150	TMS320C6713BPYP225	TMS32C6711DGDPA167	TMS32C6713BZDPA200

備考：下記は鉛フリー (Pb-free) 対応製品名の例になります。製品名の“G”表記が“Z”に変更されます。お客様ご購入の変更対象製品名及び鉛フリー対応製品に関するお問い合わせは担当営業或いは pcn_tij@list.ti.com にお問い合わせ下さい。お客様におかれましては、鉛フリー対応製品への移行をお願い申し上げます。また、鉛フリー製品への変更は、お客様の製造工程にも変更が必要になる場合がございます。

SnPb 半田ボール	Pb-free 半田ボール
TMS320C6711DGDPI200	TMS320C6711DZDP200
TMS320C6711DGDPI250	TMS320C6711DZDP250
TMS320C6712DGDPI150	TMS320C6712DZDP150
TMS32C6711DGDPA167	TMS32C6711DZDPA167
TMS320C6713BGDP225	TMS320C6713BZDP225
TMS320C6713BGDP300	TMS320C6713BZDP300
TMS32C6713BGDPA200	TMS32C6713BZDPA200

表 1 鉛フリー製品名の例

製品表示

今回の変更は、Backend 前処理サイトのみの追加変更で、Frontend 前処理サイトについては、現行 TI-DMOS5 サイトに変更ありませんので、前処理サイトを示す製品捺印上の前処理サイトコードについて、TI-DMOS5 サイトを示す“C”に変更はありません。

信頼性試験

信頼性試験結果

信頼性試験結果				
信頼性試験期間	開始	—	終了	2007 年 3 月 19 日
信頼性試験 — 試料構成詳細				
Device:	TMS320SP6727RFP Rev 1.1	-	-	
Wafer Fab:	DM5 Frontend / SMIC Backend	Wafer Technology:	1233C035.A6	
Assembly Site:	TAI	Package Code/Pins:	RFP/144	
信頼性試験結果				
Reliability Test		Condition / Duration		Sample Size/ Fails
**Temp Cycle		-55/125C, 1000cyc		156/0
**Storage Bake		150C, 1000 Hours		231/0
**Temp Humidity Bias		85C/85%RH, Vmax, 600 Hours		231/0
**Thermal Shock		-55/125C, 200cyc		156/0
**Autoclave		121C, 96 Hours		231/0
Early Life failure (EFR)		48 hours, 125C dynamic Burn-in.		2528/0
ESD -HBM		2.0 kV		9/0
ESD -CDM		500V		9/0
CMOS Latch-up		100mA , 1.5 x Vmax, 90C		15/0
Manufacturability		per mfg. site specification		Approved
Electrical Characterization		Per characterization plan		Approved
Notes: ** Indicates test requires Moisture Preconditioning, JEDEC Level-4/260C				

信頼性試験結果				
信頼性試験期間	開始	—	終了	2007 年 3 月 19 日
信頼性試験 — 試料構成詳細				
Device:	TMS320SP6727ZDH Rev 1.1	-	-	
Wafer Fab:	DM5 Frontend / SMIC Backend	Wafer Technology:	1233C035.A6	
Assembly Site:	PHI	Package Code/Pins:	ZDH(GDH)/256	
信頼性試験結果				
Reliability Test		Condition / Duration		Sample Size/ Fails
**Temp Cycle		-55/125C, 1000cyc		78/0
**Unbiased HAST		110C/85%RH, 288 Hours		78/0
**Thermal Shock		-55/125C, 200cyc		78/0
ESD -HBM		2.0 kV		9/0
ESD -CDM		500V		9/0
CMOS Latch-up		100mA & 1.5 x Vmax, 90C		15/0
Manufacturability		per mfg. site specification		Approved
Notes: ** Indicates test requires Moisture Preconditioning, JEDEC Level-3/260C				