



本社：〒160-8366
東京都新宿区西新宿 6 丁目 24 番 1 号
西新宿三井ビルディング

報告書番号：PCN#20101011001
2011 年 2 月 1 日

お客様各位

日本テキサス・インスツルメンツ株式会社
営業・技術本部 カスタマドキュメント
マネージャ 牧 達郎 

HVAL-SLL (汎用リニアロジック) SN74LVC244A 製品 チップ一部改定のご案内

(初版 PCN20101011001 2010 年 10 月 15 日発行)

拝啓 貴社益々ご清栄の事とお喜び申し上げます。平素は弊社製品のご愛顧を賜り、厚く御礼申し上げます。さて、標題の件につきましてご連絡させていただきます。ご査収の程、宜しく願い申し上げます。

今回のお知らせは、変更実施についての最終版の連絡になります。変更の詳細は、次頁以降をご参照下さい。

本通知は、いかなる製品の製造終了に関する状況を変更するものではございません。既に製造終了の連絡をさせていただいている場合には、本通知によって、既通知の最終受注日及び最終出荷日が延長されることはございません。

変更品の出荷につきましては、お客様との早期変更実施の個別契約を締結している場合を除いては、本通知発行日より **30** 日以降に予定いたしております。この通知期間は、弊社品質標準に基づいております。本変更に対するお客様個別のご要求に関しましては、個別契約にて承ります。弊社と合意済みの個別要求につきましては、別途対応させていただきます。担当営業にご確認下さい。

本通知は、通知日前 24 ヶ月以内に本変更対象製品をご購入いただいたお客様に連絡させていただいております。

尚、変更時期につきましては、在庫状況により異なりますので、担当営業にお問い合わせ下さい。また、ご不明な点、ご質問等がございましたら、担当営業或いは pcn_tij@list.ti.com にお問い合わせ下さい。

以上

変更概要

通知タイプ	<input type="checkbox"/> Initial notice (Plan)	<input checked="" type="checkbox"/> Final notice		
変更概要	<input checked="" type="checkbox"/> Design/Specification	<input checked="" type="checkbox"/> Design	<input type="checkbox"/> Electrical	<input type="checkbox"/> Mechanical
	Wafer Fab	<input type="checkbox"/> Site	<input type="checkbox"/> Process	<input type="checkbox"/> Material
	Wafer Bump	<input type="checkbox"/> Site	<input type="checkbox"/> Process	<input type="checkbox"/> Material
	Assembly	<input type="checkbox"/> Site	<input type="checkbox"/> Process	<input type="checkbox"/> Material
	Test	<input type="checkbox"/> Site	<input type="checkbox"/> Process	
	Others	<input type="checkbox"/> Packing/Shipping/Labeling		<input type="checkbox"/> -
変更内容	HVAL-SLL (汎用リニアロジック) SN74LVC244A製品 チップ一部改定 現行： チップレビジョン Rev. J 変更後：チップレビジョン Rev. A			
対象製品	対象製品リスト参照			
変更時期	3月中旬の出荷より予定しています。			
品質認定試験	<input type="checkbox"/> 計画	<input checked="" type="checkbox"/> 終了		
製品表示	<input type="checkbox"/> 変更無し	<input checked="" type="checkbox"/> 変更あり		
備考	—			

変更内容

内容：弊社 HVAL-SLL (汎用リニアロジック) SN74LVC244A製品について、供給能力確保の為に、チップレビジョンを現行 Rev. JからRev. Aにチップを一部改訂し認定しました。データシートの変更はありません。尚、今回の変更で、製品についての互換性(寸法/公差), 外観, 品質, 信頼性への影響はありません。

変更内容
チップレビジョン

現行
Revision J

変更後
Revision A

理由：供給能力確保の為

対象製品リスト

対象製品名				
SN74LVC244ADB	SN74LVC244ADGVRG4	SN74LVC244AN	SN74LVC244APW	SN74LVC244APWTG4
SN74LVC244ADBE4	SN74LVC244ADW	SN74LVC244ANE4	SN74LVC244APWE4	SN74LVC244ARGYR
SN74LVC244ADBG4	SN74LVC244ADWE4	SN74LVC244ANS	SN74LVC244APWG4	SN74LVC244ARGYRG4
SN74LVC244ADBR	SN74LVC244ADWG4	SN74LVC244ANSE4	SN74LVC244APWR	SN74LVC244AZQNR
SN74LVC244ADBRE4	SN74LVC244ADWR	SN74LVC244ANS4	SN74LVC244APWRE4	
SN74LVC244ADBRG4	SN74LVC244ADWRE4	SN74LVC244ANSR	SN74LVC244APWRG4	
SN74LVC244ADGVR	SN74LVC244ADWRG4	SN74LVC244ANSRE4	SN74LVC244APWT	
SN74LVC244ADGVRE4	SN74LVC244AGQNR	SN74LVC244ANSRG4	SN74LVC244APWTE4	

製品表示

この変更に伴い、チップレビジョン、出荷ラベル記載のチップレビジョンが下記のようになります。

チップレビジョン (2P)	
現行	J
変更後	A



図1 出荷ラベル記載箇所の例

信頼性試験

信頼性試験結果				
信頼性試験期間	開始	—	終了	2011年1月19日
信頼性試験 - 試料構成詳細				
Qual Device:	SN74LVC244ADW		-	-
Wafer Fab Site:	FREISING		Wafer Process:	P9792
Protective Die Coating:	8kA oxide + 10kA Nitride		-	-
信頼性試験結果				
Reliability Test	Condition / Duration		Sample Size/ Fails	
Electrical Char	-		Approved	
Manufacturability (Assembly)	per mfg. Site specification		Approved	

信頼性試験結果				
信頼性試験期間	開始	—	終了	2008年5月13日
信頼性試験 - 試料構成詳細				
Qual Device:	SN74LVC244ADW	Die Rev/Size(mm):	A / 1.258062 X 0.52197	
Wafer Fab Site:	FFAB	Fab Process:	50B10.13_BOPO/D9789	
Wafer Size(mm):	200	Technology:	ASL3C5	
Metal 1-2:	Ti/TiN/AiCu0.5%/TiN	Metal 3:	TiW/AiCu0.5%	
Passivation:	10KACN		-	-
Assembly Site:	MLA	Package/Code/Pins:	SOIC/DW/20	
Mount Compound:	HITACHI EN4088Z	Mold Compound:	LOCTITE GR825-73B	
Bond Wire:	0.8 mils,Au	Leadframe (Finish, Base):	NiPdAu, Cu	
Flammability Rating:	UL 94 V-0	Moisture Sensitivity Level:	JEDEC LEVEL-1/260C	
信頼性試験結果				
Reliability Test	Condition / Duration	Sample Size/ Fails		
		Lot 1	Lot 2	
**Steady-State Life Test	150C,300 hours	116/0	-	
**Biased HAST	130C/85%RH, 96 hours	77/0	-	
**Autoclave	121C, 96 hours	77/0	-	
**Temperature Cycle	-65/150C, 1000 cycles	77/0	-	
ESD - HBM	3500 V	-	3/0	
ESD - MM	250 V	-	3/0	
ESD - CDM	1500 V	-	3/0	
Latch-up	per JEDEC78, Class II	-	6/0	
X-ray	top side only	5/0	-	
Note: ** Preconditioning sequence, JEDEC L-1/260C				

日本テキサス・インスツルメンツ株式会社

信頼性試験結果			
信頼性試験期間	開始	—	終了
			2008年5月13日
信頼性試験 - 試料構成詳細			
Qual Device:	SN74LVC244ANSR	Die Rev/Size(mm):	A / 1.258062 X 0.52197
Wafer Fab Site:	FFAB	Fab Process:	50B10.13_BOPO/D9789
Wafer Size(mm):	200	Technology:	ASL3C5
Metal 1-2:	Ti/TiN/AICu0.5%/TiN	Metal 3:	TiW/AICu0.5%
Passivation:	10KACN	-	-
Assembly Site:	MLA	Package/Code/Pins:	SOP/NS/20
Mount Compound:	HITACHI EN4088Z	Mold Compound:	LOCTITE GR825-73B
Bond Wire:	0.9 mils,Au	Leadframe (Finish, Base):	NiPdAu, Cu
Flammability Rating:	UL 94 V-0	Moisture Sensitivity Level:	JEDEC LEVEL-1/260C
信頼性試験結果			
Reliability Test	Condition / Duration		Sample Size/ Fails
X-ray	top side only		5/0
Manufacturability	per mfg. Site specification		Approved