



本社：〒160-8366
東京都新宿区西新宿 6 丁目 24 番 1 号
西新宿三井ビルディング

報告書番号：PCN#20101111000
2011 年 6 月 24 日

お客様各位

日本テキサス・インスツルメンツ株式会社
営業・技術本部 カスタマドキュメント
マネージャ 牧 達郎 

ASP-MCU TMS320F2803x 製品 チップ一部改定/Cu(銅)線ボンディングワイア変更のご案内

拝啓 貴社益々ご清栄の事とお喜び申し上げます。平素は弊社製品のご愛顧を賜り、厚く御礼申し上げます。さて、標題の件につきましてご連絡させていただきます。ご査収の程、宜しく願い申し上げます。

今回のお知らせは、変更実施についての連絡になります。変更の詳細は、次頁以降をご参照下さい。

お客様におかれましては、本通知発行日後、**30** 日以内に通知確認のご連絡をお願いいたします。また、変更前の製品サンプル作製は行わない為、変更品評価用サンプルご入用の場合には、事前に本通知発行日後 30 日以内にご依頼をお願いいたします。変更時期につきましては、次頁以降の変更時期をご参照下さい。お客様の受領連絡及びサンプル依頼は PCN 担当マネージャ或いは担当営業にご連絡下さい。

変更品の出荷につきましては、お客様との早期変更実施の個別契約を締結している場合を除いては、本通知発行日より **90** 日以降に予定いたしております。この通知期間は、弊社品質標準に基づいております。本変更に対するお客様個別のご要求に関しましては、個別契約にて承ります。弊社と合意済みの個別要求につきましては、別途対応させていただきます。担当営業にご確認下さい。

変更品評価用サンプルご入用のお客様に対し、Revision-A Cu(銅)線ボンディングワイア製品が 8 月上旬に入手可能になる予定です。現行 Revision-0 から Revision-A への置き換えについては、ERRATA を参照下さい。

本通知は、通知日前 24 ヶ月以内に本変更対象製品をご購入いただいたお客様に連絡させていただいております。

尚、変更時期につきましては、在庫状況により異なりますので、担当営業にお問い合わせ下さい。また、ご不明な点、ご質問等がございましたら、担当営業或いは pcn_tij@list.ti.com にお問い合わせ下さい。

以上

変更概要

通知タイプ	☐ Initial notice (Plan)		☒ Final notice	
変更概要	☒ Design/Specification	☒ Design	☐ Electrical	☐ Mechanical
	Wafer Fab	☐ Site	☐ Process	☐ Material
	Wafer Bump	☐ Site	☐ Process	☐ Material
	☒ Assembly	☐ Site	☐ Process	☒ Material
	Test	☐ Site	☐ Process	
	Others	☐ Packing/Shipping/Labeling		☐ -
変更内容	ASP-MCU TMS320F2803x製品 チップ一部改定/Cu線ボンディングワイア変更 現行： チップレビジョン Rev. 0, Au(金)線ボンディングワイア 変更後：チップレビジョン Rev. A, Cu(銅)線ボンディングワイア			
対象製品	対象製品リスト参照			
変更時期	10月上旬の出荷より予定しています。 (サンプルは8月上旬の出荷より予定しています。)			
品質認定試験	☐ 計画		☒ 終了	
製品表示	☐ 変更無し		☒ 変更あり	
備考	—			

変更内容

内容：弊社 ASP-MCU(マイクロコントローラ) TMS320F2803x製品について、Errata改善、機械/電気的特性の向上及び同種製品の組立技術推移対応の為に、チップレビジョンを現行 Rev. 0からRev. Aにチップ一部改訂します。また同時に、現行 0.95 mils径Au(金)線ボンディングワイアを使用して製造していますが、0.8 mils径Cu(銅)線ボンディングワイアに変更します。尚、今回の変更で、製品についての互換性(寸法/公差), 外観, 品質, 信頼性への影響はありません。

変更内容	現行	変更後
チップレビジョン	Revision 0	Revision A
ボンディングワイア	Au(金)線	Cu(銅)線
ワイヤ径	0.95 mils	0.8 mils

理由：Errata改善、機械/電気的特性の向上及び同種製品の組立技術推移対応の為

対象製品リスト

対象製品名				
SG00782PNT	TMS320F28031PAGS	TMS320F28032PNQ	TMS320F28033PNT	TMS320F28035PAGS
TMS320F28030PAGQ	TMS320F28031PAGT	TMS320F28032PNS	TMS320F28034PAGQ	TMS320F28035PAGT
TMS320F28030PAGS	TMS320F28031PNQ	TMS320F28032PNT	TMS320F28034PAGS	TMS320F28035PNQ
TMS320F28030PAGT	TMS320F28031PNS	TMS320F28033PAGQ	TMS320F28034PAGT	TMS320F28035PNS
TMS320F28030PNQ	TMS320F28031PNT	TMS320F28033PAGS	TMS320F28034PNQ	TMS320F28035PNT
TMS320F28030PNS	TMS320F28032PAGQ	TMS320F28033PAGT	TMS320F28034PNS	
TMS320F28030PNT	TMS320F28032PAGS	TMS320F28033PNQ	TMS320F28034PNT	
TMS320F28031PAGQ	TMS320F28032PAGT	TMS320F28033PNS	TMS320F28035PAGQ	

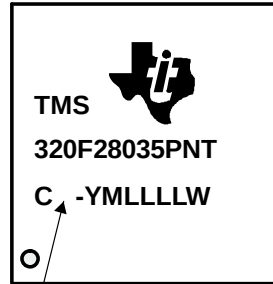
詳細：

今回のErrataに関しましては、下記を参照下さい。

SPRZ295 Errata Document <http://www.ti.com/lit/pdf/sprz295>

製品表示

今回の変更に伴い、製品捺印及び製品名が下記のようになります。



Lot trace code without second letter
(Blank indicates Revision 0)

Figure 1. Example of Device Markings

Table 1. Determining Silicon Revision From Lot Trace Code (2803x Devices)

SECOND LETTER IN PREFIX OF LOT TRACE CODE	SILICON REVISION	REVISION ID (0x0883)	COMMENTS
Blank (no second letter in prefix)	Indicates Revision 0	0x0000	This silicon revision is available as TMX.
A	Indicates Revision A	0x0001	This silicon revision is available as TMS.

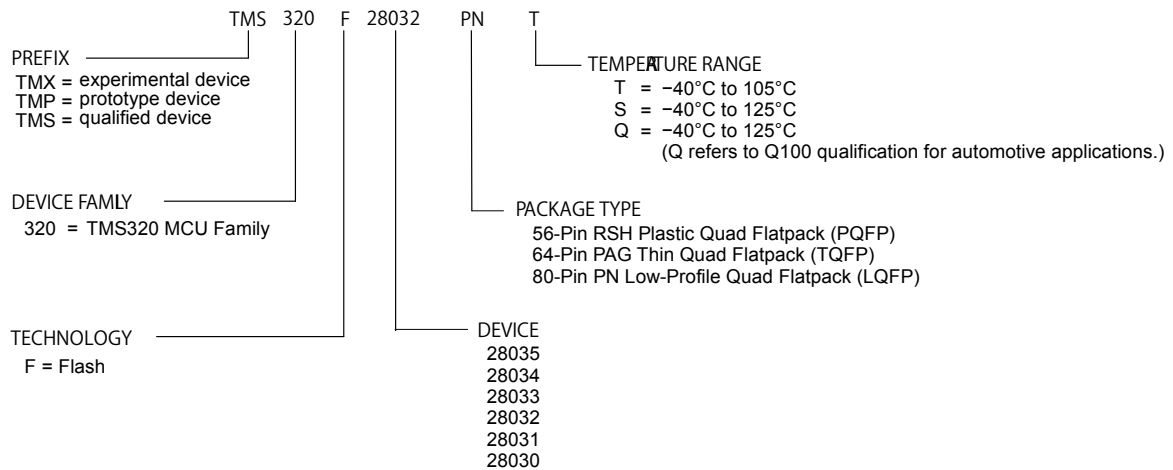


Figure 2. Example of Device Nomenclature

日本テキサス・インスツルメンツ株式会社

信頼性試験

信頼性試験計画

信頼性試験期間	開始	2011 年 6 月 30 日	終了	2011 年 8 月 15 日
信頼性試験計画				
Reliability Test	Condition / Duration			Sample Size
ESD HBM	2.0 kV			per spec
ESD CDM	500 V			per spec
Latchup	per JESD78			per spec

信頼性試験結果

信頼性試験期間	開始	2009 年 11 月 9 日	終了	2010 年 6 月 15 日
信頼性試験 - 試料構成詳細				
Device:	TMS320F28015PZA	-	-	
Wafer Fab:	DM5	Wafer Technology:	1833C05.2	
Assembly Site:	TIP1	Package Code/Pins:	PZ/100	
Die Attach:	HITACHI EN4085S2K3	Mold Compound:	HITACHI CEL9200HF-13	
Lead Frame Base:	Cu	Wirebond:	0.96mil Cu wire	
Moisture Level:	JEDEC,L-2/260C	-	-	
信頼性試験結果				
Reliability Test	Condition / Duration	Sample Size/ Fails		
		Lot1	Lot2	Lot3
**Storage Bake	170C, 420 Hours	90/0	90/0	90/0
**Temp Cycle	-65/150C, 500cyc	90/0	90/0	90/0
Manufacturability	per mfg. Site specification	189/0	226/0	759/0
Notes: ** Test requires Moisture Preconditioning, JEDEC L-2/260C				

信頼性試験結果

信頼性試験期間	開始	2009 年 11 月 9 日	終了	2010 年 6 月 15 日
信頼性試験 - 試料構成詳細				
Device:	TMS320F2812PGFA	-	-	
Wafer Fab:	DM5	Wafer Technology:	1833C05.2	
Assembly Site:	TIP1	Package Code/Pins:	PGF/176	
Die Attach:	HITACHI EN4085S2K3	Mold Compound:	HITACHI CEL9200HF-13	
Lead Frame Base:	Cu	Wirebond:	0.96mil Cu wire	
Moisture Level:	JEDEC,L-3/260C	-	-	
信頼性試験結果				
Reliability Test	Condition / Duration	Sample Size/ Fails		
		Lot1	Lot2	Lot3
**Storage Bake	170C, 420 Hours	90/0	90/0	90/0
**Temp Cycle	-65/150C, 500cyc	90/0	90/0	90/0
Manufacturability	per mfg. Site specification	220/0	225/0	228/0
Notes: ** Test requires Moisture Preconditioning, JEDEC L-3/260C				

信頼性試験結果

信頼性試験期間	開始	2009 年 11 月 9 日	終了	2010 年 6 月 15 日
信頼性試験 - 試料構成詳細				
Device:	TVP5147M1PFPR	-	-	
Wafer Fab:	DMOS5	Wafer Technology:	1833C05.4	
Assembly Site:	TAI	Package Code/Pins:	PFP/80	
Die Attach:	HITACHI EN4085S2K3	Mold Compound:	SHINETSU KMC3580HB	
Lead Frame Base:	Cu	Wirebond:	0.96mil Cu wire	
Moisture Level:	JEDEC,L-3/260C	-	-	
信頼性試験結果				
Reliability Test	Condition / Duration	Sample Size/ Fails		
		Lot1	Lot2	Lot3
**Storage Bake	170C, 420 Hours	77/0	77/0	77/0
**Temp Cycle	-65/150C, 500cyc	77/0	77/0	77/0
Manufacturability	per mfg. Site specification	813/0	814/0	794/0
Notes: ** Test requires Moisture Preconditioning, JEDEC L-3/260C				