



本社：〒160-8366
東京都新宿区西新宿 6 丁目 24 番 1 号
西新宿三井ビルディング

報告書番号：PCN#20110627000
2011 年 6 月 30 日

お客様各位

日本テキサス・インスツルメンツ株式会社
営業・技術本部 カスタマドキュメント
マネージャ 牧 達郎 

HVAL-SLL 74LVT16244B/45B及びSN74LVT16244B/45B製品 チップ一部改定のご案内

拝啓 貴社益々ご清栄の事とお喜び申し上げます。平素は弊社製品のご愛顧を賜り、厚く御礼申し上げます。さて、標題の件につきましてご連絡させていただきます。ご査収の程、宜しく願い申し上げます。

今回のお知らせは、変更実施についての連絡になります。変更の詳細は、次頁以降をご参照下さい。

お客様におかれましては、本通知発行日後、**30** 日以内に通知確認のご連絡をお願いいたします。また、30 日以内にご連絡が無い場合には、本変更をご承認いただけただけのものとして判断させていただきます。変更品評価用サンプルもしくは追加データご入用の場合には、本通知発行日後 30 日以内にご依頼をお願いいたします。

変更品の出荷につきましては、お客様との早期変更実施の個別契約を締結している場合を除いては、本通知発行日より **90** 日以降に予定いたしております。この通知期間は、弊社品質標準に基づいております。

本通知は、いかなる製品の製造終了に関する状況を変更するものではございません。既に製造終了の連絡をさせていただいている場合には、本通知によって、既通知の最終受注日及び最終出荷日が延長されることはございません。

本通知は、通知日前 24 ヶ月以内に本変更対象製品をご購入いただいたお客様に連絡させていただいております。

尚、変更時期につきましては、在庫状況により異なりますので、担当営業にお問い合わせ下さい。また、ご不明な点、ご質問等がございましたら、担当営業或いは pcn_tij@list.ti.com にお問い合わせ下さい。

以上

変更概要

通知タイプ	<input type="checkbox"/> Initial notice (Plan)	<input checked="" type="checkbox"/> Final notice		
変更概要	<input checked="" type="checkbox"/> Design/Specification	<input checked="" type="checkbox"/> Design	<input type="checkbox"/> Electrical	<input type="checkbox"/> Mechanical
	Wafer Fab	<input type="checkbox"/> Site	<input type="checkbox"/> Process	<input type="checkbox"/> Material
	Wafer Bump	<input type="checkbox"/> Site	<input type="checkbox"/> Process	<input type="checkbox"/> Material
	Assembly	<input type="checkbox"/> Site	<input type="checkbox"/> Process	<input type="checkbox"/> Material
	Test	<input type="checkbox"/> Site	<input type="checkbox"/> Process	
	Others	<input type="checkbox"/> Packing/Shipping/Labeling	<input type="checkbox"/> -	
変更内容	HVAL-SLL 74LVT16244B/45B及びSN74LVT16244B/45B製品 チップ一部改定 現行 : チップ一部改定未対応 変更後 : チップ一部改定対応			
対象製品	対象製品リスト参照			
変更時期	10月上旬の出荷より予定しています。			
品質認定試験	<input checked="" type="checkbox"/> 計画	<input type="checkbox"/> 終了		
製品表示	<input type="checkbox"/> 変更無し	<input checked="" type="checkbox"/> 変更あり		
備考	—			

変更内容

内容：弊社 HVAL-SLL (汎用リニアロジック) 74LVT16244B/45B及びSN74LVT16244B/45B製品について、生産性向上及び供給能力確保の為に、チップを一部改定します。データシート規格値の変更はありません。尚、今回の変更で、製品についての互換性(寸法/公差), 外観, 品質, 信頼性への影響はありません。

変更内容	現行	変更後
SN74LVT16244Bxx チップレビジョン	C	D
SN74LVT16245Bxx チップレビジョン	E	G

理由：生産性向上及び供給能力確保の為

対象製品リスト

対象製品名				
74LVT16244BDGGRG4	74LVT16245BDGVRG4	SN74LVT16244BDL	SN74LVT16245BDGG	SN74LVT16245BDLR
74LVT16244BDGVRE4	74LVT16245BDLRG4	SN74LVT16244BDLG4	SN74LVT16245BDGGE4	SN74LVT16245BGQLR
74LVT16244BDGVRG4	SN74LVT16244BDGG	SN74LVT16244BDLR	SN74LVT16245BDGGG4	SN74LVT16245BGRDR
74LVT16244BDLRG4	SN74LVT16244BDGGE4	SN74LVT16244BGQLR	SN74LVT16245BDGGR	SN74LVT16245BZQLR
74LVT16245BDGGRE4	SN74LVT16244BDGGG4	SN74LVT16244BGRDR	SN74LVT16245BDGVR	SN74LVT16245BZRDR
74LVT16245BDGGRG4	SN74LVT16244BDGGR	SN74LVT16244BZQLR	SN74LVT16245BDL	SN74LVT32244GKER
74LVT16245BDGVRE4	SN74LVT16244BDGVR	SN74LVT16244BZRDR	SN74LVT16245BDLG4	SN74LVT32244ZKER

製品表示

この変更に伴い、下記のように出荷ラベルに記載のチップレビジョンが下記のように変更されます。

Chip Revision (2P):	現行	変更
SN74LVT16244Bxx チップレビジョン	C	D
SN74LVT16245Bxx チップレビジョン	E	G



図1 出荷ラベルの例

信頼性試験

信頼性試験計画

信頼性試験期間	開始	2011年7月	終了	2011年8月
信頼性試験 - 試料構成詳細				
Qual Device:	SN74LVT16244BDGG	Die Rev:	D	
Wafer Fab Site:	FFAB	Wafer Fab Process:	50BC10.13 / P8455	
Passivation:	16KACN	Metallization:	Ti/TiN/AiCu0.5%/TiN	
Wafer Diameter(mm):	200	-	-	
信頼性試験計画				
Reliability Test	Condition / Duration		Sample Size	
Electrical Characterization	Full Temp & Voltage range		per spec	
ESD HBM	2000V		3	
ESD CDM	500V		3	
Latch-up	per JESD78		6	
Manufacturability - TQ	per mfg. Site specification		per spec	
X-ray	top side only		5	

信頼性試験計画

信頼性試験期間	開始	2011年7月	終了	2011年8月
信頼性試験 - 試料構成詳細				
Qual Device:	SN74LVT16245BDGG	Die Rev:	G	
Wafer Fab Site:	FFAB	Wafer Fab Process:	50BC10.13 / P8455	
Passivation:	16KACN	Metallization:	Ti/TiN/AiCu0.5%/TiN	
Wafer Diameter(mm):	200	-	-	
信頼性試験計画				
Reliability Test	Condition / Duration		Sample Size	
Electrical Characterization	Full Temp & Voltage range		per spec	
ESD HBM	2000V		3	
ESD CDM	500V		3	
Latch-up	per JESD78		6	
Manufacturability - TQ	per mfg. Site specification		per spec	
X-ray	top side only		5	